

(19) Japan Patent Office (JP) (12) Laid Open Patent Specification (A) (11) Patent Application Number
Tokkai Hei 9-237785
(43) Date of publication: 9 September 1997

(51) Int.Cl. ⁶	Identity code	Patent Office Serial Number	FI	Technology indications
H01L 21/316			H01L 21/316	X
21/768			21/768	K
21/31			21/31	

Examination request: Not made Number of claims: 8 OL (Total 21 pages)

(21) Application number <i>Hei 8-68830</i>	(71) Applicant: 000003078 Toshiba Corporation 72 Horikawa-cho, Saiwai-ku, Kawasaki, Kanagawa,
(22) Application date: 25 March 1996	(72) Inventor: ITO Hitoshi Research and Development Centre, Toshiba Corporation 1, Komukai Toshiba-cho, Saiwai-ku, Kawasaki
Priority claim number: <i>Tokugan Hei 7-342894</i> (32) Priority date: 28 December 1995 (33) Priority state: Japan (JP)	(72) Inventor: NARA Akiko Research and Development Centre, Toshiba Corporation 1, Komukai Toshiba-cho, Saiwai-ku, Kawasaki (72) Inventor: NAGAMINE Makoto Research and Development Centre, Toshiba Corporation 1, Komukai Toshiba-cho, Saiwai-ku, Kawasaki (74) Representative: SUZUE Takehiko, Patent Attorney

(54) Semiconductor device and its manufacture

(57) [Abstract]

[Problem] To propose an interlayer insulating film with excellent covering properties for level differences, low transmissivity and low hygroscopy.

[Solution] An insulating film, which comprises a compound of silicon, oxygen, carbon and hydrogen, which is viscous at room temperature, with a viscosity of 100cps to 300,000cps, is used as the interlayer insulation 203

[Claims]

[Claim 1] A semi-conductor device characterised in that an insulation film, which comprises a compound of silicon, oxygen, carbon and hydrogen, with a greater content of carbon than the content of silicon, is used as at least one of the inter-layer insulation film and protective insulation film.

[Claim 2] A semi-conductor device characterised in that an insulating film, which comprises a compound of silicon, oxygen, carbon and hydrogen, which is viscous at room temperature, with a viscosity of 100cps to 300,000cps, is used as at least one of the inter-layer insulation film and protective insulation film.

[Claim 3] A semi-conductor device, according to Claims 1 and 2, characterised in that the said insulation film has a specific inductive capacity from 1.8 to 3.2.

[Claim 4] A semi-conductor device characterised in that it is furnished with a semiconductor substrate on which the elements are formed, a first insulation film 1 is fitted on top of this semiconductor substrate, multiple circuits, which are fitted on top of the first insulation film 1 and some of which are connected electrically to the said elements via contact apertures formed in the insulation film 1, a second insulation film 2, which is formed on the entire surface of the wiring circuits and on the said first insulation film 1 between the said wiring circuits, and which comprises a compound of silicon, oxygen, carbon and hydrogen with a higher content of carbon than of silicon, and a third insulation film 3, which is formed on the said second insulation film 2 and which is of a different material from the said second insulation film 2.

[Claim 5] A method of manufacturing a semiconductor device characterised in that it comprises

a process in which a first insulation film 1 is formed on a semiconductor substrate on which elements have been formed,

a process in which contact apertures are formed in the said first insulation film 1 and multiple circuits, some of which are connected electrically to the said elements, are formed on the said first insulation film 1,

a process in which a second insulation film 2, which comprises a compound of silicon, oxygen, carbon and hydrogen with a greater content of carbon than of silicon, is formed on the said first insulation film 1 between the said wiring circuits.

and a process in which a third insulation film 3, which is of a different material than the second insulation film 2, is formed on the said wiring circuits and the second insulation film 2.

[Claim 6] A semiconductor device characterised in that it has
a first dielectric film,

an insulation film formed on this first dielectric film,
a second dielectric film connected electrically to the first dielectric film via a contact aperture formed in the said insulation film,
and in that, in the parts other than the said contact aperture, the viscosity of the parts of the said insulation film close to the interface with the said second dielectric film is at least 10,000 cp and the viscosity of the parts which are not close to the interface with the second dielectric film is less than 10,000 cp.

[Claim 7] A method of manufacturing a semiconductor device characterised in that it comprises

a process in which an insulation film with a viscosity less than 10,000 cp is formed so as to cover a first dielectric film,

and a process in which a second dielectric film, which connects electrically to the said first dielectric film, is formed on this insulation film, and also the viscosity of the part of the said insulation film in the vicinity of the surface is subjected to a viscosity-increasing process so that its viscosity is at least 10,000 cp.

[Claim 8] A method of manufacturing a semiconductor device characterised in that it comprises

a process in which a first insulation film with a viscosity of less than 10,000 cp is formed so as to cover a first dielectric film,

a process in which a second insulation film with a viscosity of at least 10,000 cp is formed on this first insulation film,

and a process in which a second dielectric film, connected electrically to the said first dielectric film is formed on this second insulation film.

[Detailed Description of the Invention]

[0001]

[Technical field of the invention] The present invention relates to a semiconductor device characterised in that it has insulation films including interlayer insulation films and protective insulation films (passivation films) and its manufacture.

[0002]

(Prior art) In recent years, large-scale integrated (LSI) circuits, in which multiple transistors, resistances and other electrical circuits are integrated on a single chip, have

been widely used in the important parts of computer and other communication devices. Due to this, the performance of the whole device is dependent on the performance of individual LSI units.

[0003] Improvement in the performance of individual LSIs may be achieved by increased integration, that is, by the increased miniaturisation of the elements. However, many problems are currently being experienced in further miniaturisation of elements.

[0004] In the case of aluminium alloy circuits, for example, there has been progress in the reduction in circuit width and gaps between circuits but reduction in the circuit thickness has made only slow progress. Because of this, when a silicon oxide film is formed to cover aluminium alloy circuits, the silicon oxide film does not adequately enter and fill the grooves between the circuits, forming voids in the insulation film. These voids may contain residual oxygen etc, which gradually seeps out and causes corrosion of the aluminium alloy circuits.

[0005] Also, in silicon oxide films of the prior art, thermal migration, which manifests due to the inherent film stress, that is, the large thermal stress.

[0006] Methods by which a film may be caused to fill the minute grooves between circuits include a method involving spin-on-glass (SOG) coating followed by curing.

[007] In this method, SOG must have a low viscosity in order for it to fill the minute grooves. Low-viscosity SOG shows considerable deposition contraction when it is cured, which may cause cracking or inadequate drying of moisture. Therefore, when this method is used, there is the problem that the aluminium alloy circuits may corrode in subsequent processes.

[0008] On the other hand, in order to manufacture high-speed semiconductors of the next generation, it is preferable that the inter-layer insulation films that separate the aluminium alloy circuits should have a low dielectric constant. For example, silicon oxide films to which fluorine is added (fluorine-added silicon oxide films) have been regarded as hopeful to meet this requirement.

[0009] However, since the hygroscopy increases if the fluorine content is increased to lower the dielectric constant, there is the problem that during the processing water is eluted from the fluorine-added silicon oxide film, its performance as an inter-layer film declines and the aluminium alloy circuits are corroded.

[0010] [Problems this invention is to solve]

As stated above, when a silicon oxide film is used as an inter-layer insulation film, it has not been possible to fill the minute gaps (or grooves) between circuits without forming voids, since the groove filling characteristics are not good when a silicon oxide film is used. Due to this, there has been the problem of residual water between the circuits and the subsequent corrosion of the circuits.

[0011] Methods involving the application and heat hardening of low-viscosity SOG in the minute grooves between the circuits have been proposed. However, low-viscosity SOG shows great deposition contraction when cured and is liable to cracking and it is also likely that water will not be completely removed. Therefore, the problem of rusting of circuits may occur in subsequent processes.

[0012] On the other hand, interlayer films of low dielectric constant fluorine-added silicon oxide has been regarded as promising for the manufacture of the next generation of high-speed semiconductors. However, if the fluorine content is increased in order to lower the dielectric constant, there is a problematic increase in hygroscopy, water is eluted from the fluorine-added silicon oxide film, its performance as an inter-layer film declines and the aluminium alloy circuits are corroded.

[0013] The present invention, which has been made in consideration of these circumstances, has the object of proposing a semiconductor device which has insulation films which effectively fill the spaces between circuits and its manufacture.

[0014] In particular, the invention as described in Claims 1, 2 and 3, proposes a semiconductor device which has either or both of an interlayer insulation film or passivation film with a low dielectric constant and low hygroscopy and which has better filling properties than the prior art.

[0015] In particular, the invention as described in Claims 4 and 5 proposes a semiconductor device which has an insulation film with a low dielectric constant and low thermal stress and which has better filling properties than the prior art and a method of manufacturing this.

[0016] In particular, the invention as described in Claims 6, 7 and 8 proposes a semiconductor device which has an effective insulation film, with few effects on subsequent processes (such as the contact aperture formation process, circuit forming

process and the like) and which has better filling properties (excellent covering properties for level differences) than the prior art and a method of manufacturing this.

[0017] Structure of the invention]

[0018]

(Means by which the problems are solved)

[Summary] In order to achieve the above object, the present invention is a semi-conductor device (as in claim 1) characterised in that an insulation film, which comprises a compound of silicon, oxygen, carbon and hydrogen, with a greater content of carbon than the content of silicon, is used as at least one of the inter-layer insulation films and passivation insulation films.

[0019] Another semi-conductor device (as in claim 2) according to the invention characterised in that an insulating film, which comprises a compound of silicon, oxygen, carbon and hydrogen, which is viscous at room temperature, with a viscosity of 100cps to 300,000cps, is used as at least one of the inter-layer insulation films and passivation insulation films.

[0020] Here, room temperature means a temperature range of 15~30°C.

[0021] Another semi-conductor device according to the invention (as in claim 3) is characterised as the semi-conductor device as in Claims 1 and 2, and the said insulation film has a specific inductive capacity from 1.8 to 3.2 (preferably no greater than 2.5). Preferable embodiments of the invention described in Claims 1, 2 and 3 are as follows.

[0022] (1) The said insulation film has a structure in which the main chain is $-\{Si(R_1)_2 - O - Si(R_1)_2 - O\}_n -$, in which R_1 is C_nH_{2n+1} (where n is a positive integer).

[0023] (2) The said insulation film has a structure in which the main chain is $-\{Si(R_1)_2 - O - Si(R_1)_2 - O\}_n -$, in which R_1 is $-O - C_nH_{2n+1}$ (where n is a positive integer).

[0024] (3) The said insulation film has a structure in which the main chain is $-\{Si(R_1 R_2) - O - Si(R_1 R_2 - O)\}_n -$, in which R_1 is C_nH_{2n+1} (where n is a positive integer) and R_2 is C_mH_{2m+1} (where m is a positive integer) and n and m are different.

[0025] (4) The said insulation film has a structure in which the main chain is $-\{Si(R_1 R_2) - O - Si(R_1 R_2 - O)\}_n -$, in which R_1 is $-O - C_nH_{2n+1}$ (where n is a positive integer) and R_2 is $-O - C_mH_{2m+1}$ (where m is a positive integer) and n and m are different.

[0026] (5) The said insulation film has a structure in which the main chain is –{Si (R₁ R₂) – O – Si (R₁ R₂ – O –) }_n –, in which R₁ is –O – C_nH_{2n+1} (where n is a positive integer) or –C_nH_{2n+1} (where n is a positive integer), R₂ is –O – C_mH_{2m+1} (where m is a positive integer) or –C_mH_{2m+1} (where m is a positive integer) and n and m are different, and R₁ and R₂ are linked via –O – to at least one matching R₁ or R₂ in another chain.

[0027] (6) If the said insulation film is formed over a wide area, pillars made of a metallic material or an insulation material which is different from the insulation material of the said insulation film are fitted in the said insulation film in order to create resistance to the flow or deformation of the said insulation film, so that no deformation occurs even if a stress is applied to the said insulation film.

[0028] (7) Since the viscosity of the parts near the surface of the said insulation film is higher than the other parts, no deformation occurs even if a stress is applied to the said insulation film.

[0029] (8) No reaction occurs in the film and no moisture is eluted, at any temperature up to 650°C.

[0030] (9) The said insulation film is formed by a CVD method.

[0031] (10) In the said CVD method the substrate temperature is set to be between the melting point and the boiling point of the raw material gases or the reaction intermediate gases produced when the raw material gases are reacted in the gaseous phase.

[0032] Another semiconductor device according to the invention (as described in Claim 4), characterised in that it is furnished with a semiconductor substrate on which the elements are formed, a first insulation film 1, which is fitted on top of this semiconductor substrate, multiple circuits, which are fitted on top of the first insulation film 1 and some of which are connected electrically to the said elements via a contact aperture formed in the first insulation film 1, a second insulation film 2, which is formed on the entire surface of the wiring circuits and on the said first insulation film 1 between the said wiring circuits, and which comprises a compound of silicon, oxygen, carbon and hydrogen with a higher content of carbon than of silicon, and a third insulation film 3 which is formed on the said second insulation film 2 and which is of a different material from the said second insulation film 2.

[0033] A method of manufacturing a semiconductor device (as described in Claim 5) characterised in that it comprises processes whereby a first insulation film 1 is formed on a semiconductor substrate on which elements are formed, a contact aperture is formed in the said first insulation film 1 and multiple circuits, some of which are connected electrically to the said elements via the said contact aperture, are formed on the said first insulation film, a second insulation film 2, which comprises a compound of silicon, oxygen, carbon and hydrogen with a greater content of carbon than of silicon, is formed on the said first insulation film 1 between the said wiring circuits and a process in which a third insulation film 3, which is of a different material than the second insulation film 2, is formed on the said wiring circuits and the second insulation film 2.

[0034] In the invention (as in Claims 4 and 5) it is preferable that the second insulation film 2 is formed by a CVD method with the substrate temperature set within the range - 70 to 50°C, using organic silane and oxygen in a state of excitation as film-forming materials.

[0035] In the present invention (Claims 4 and 5) for the materials to be different means both a case in which the elements used in the materials are the same but the proportions of the elements in the materials are different and a case in which the elements used in the materials are different.

[0036] Also, in the present invention (Claims 4 and 5), the film thickness of the third insulation film 3 on the upper surface of the second insulation film 2 should preferably be thinner than the film thickness of the third insulation film 3 over the first insulation film 1 between the circuits.

[0037] It is preferable that the first and third insulation films are silicon oxide films.

[0038] Another semiconductor device according to the invention (in Claim 6) is a semiconductor device characterised in that it has a first dielectric film 1, an insulation film covering this first dielectric film, a second dielectric film 2 connected electrically to the first dielectric film 1 via a contact aperture formed in the said insulation film, and in that, in the parts other than the said contact aperture, the viscosity of the parts of the said insulation film 2 close to the interface with the said insulation film is at least 10,000 cp and the viscosity of the parts which are not close to the interface with the second dielectric film is less than 10,000 cp.

[0039] Another method of manufacturing the semiconductor according to the invention (as in Claim 7) is a method of manufacturing a semiconductor device characterised in that it comprises a process in which an insulation film with a viscosity less than 10,000 cp is formed so as to cover a first dielectric film 1, and a process in which a second dielectric film 2, which connects electrically to the said first dielectric film 1, is formed on this insulation film, and also in that the viscosity of the part of the said insulation film in the vicinity of the surface is subjected to a viscosity-increasing process so that its viscosity is at least 10,000cp.

[0040] Another method of manufacturing the semiconductor according to the invention (as in Claim 8) is one characterised in that it comprises a process in which a first insulation film with a viscosity of less than 10,000 cp is formed so as to cover a first dielectric film, a process in which a second insulation film with a viscosity of at least 10,000 cp is formed on this first insulation film and a process in which a second dielectric film, connected electrically to the said first dielectric film is formed on this second insulation film.

[0041] Preferable embodiments of the present invention (Claims 6~8) are described below.

[0042] (1) In the present invention (Claim 6), the viscosity of the part of the second insulation film near the interface at the side wall of the contact aperture of the insulation film is to be at least 10,000cp.

[0043] (2) In the present invention (Claim 7), the process in which the viscosity of the part of the insulation film near the surface is made to be at least 10,000cp is a process in which the said insulation film is exposed to a plasma of a gas containing at least oxygen atoms.

[0044] (3) In the present invention (Claims 7 and 8), the process in which the viscosity of the part of the insulation film near the surface is made at least 10,000 cp is a process in which the said insulation film is exposed to a gas containing oxygen radicals, ozone or hydrogen radicals.

[0045] (4) In the present invention (Claims 7 and 8) the process by which viscosity of the area near the surface of the insulation film is made to be at least 10,000 cp is one in which it is irradiated with approximately 2.6~3.5μm infrared light.

[0046] (5) In the present invention (Claims 7 and 8), the process in which the viscosity of the part of the insulation film near the surface is made at least 10,000cp is a process in which the said insulation film is irradiated with ultraviolet light with a wavelength of 142~308nm.

[0047] (6) In the present invention (Claims 7 and 8), the process in which the viscosity of the part of the insulation film near the surface is made at least 10,000cp is a process in which the said insulation film is exposed to microwaves in a gas containing molecules with oxygen, an inert gas or a reduced pressure atmosphere.

[0048] (7) In the present invention (Claims 7 and 8), the process in which the viscosity of the part of the insulation film near the surface is made at least 10,000 cp is a process in which the substrate on which the said insulation film is formed, is heated so that the temperature rises at a rate of at least 10°C per second until it reaches a temperature of 450°C or a temperature lower than this.

(8) In the present invention (Claims 7 and 8), the process in which the viscosity of the part of the insulation film near the surface is made at least 10,000 cp is a process in which the substrate on which the said insulation film is formed is heated so that the temperature rises at a rate of at least 10°C per second until it reaches a temperature between 450°C and 700°C.

[0049] (9) Manufacturing equipment for a semiconductor device which has a first dielectric film 1, an insulation film formed so as to cover the first dielectric film 1, and a second dielectric film 2 which is connected electrically to the first dielectric film via a contact aperture in the said insulation film, should be such that it is capable of performing continuously and in a continuously maintained vacuum a process in which an insulation film with a viscosity of less the 10,000 cp is formed so that it covers the first dielectric film and a process in which the viscosity of the part of the insulating film near its surface is given a viscosity of at least 10,000 cp.

[0050] (10) In the manufacturing equipment described in (9), the processes that are performed continuously with vacuum maintained are performed in the same vacuum chamber.

[0051] (11) In the present invention (Claim 6), the insulation film as in (1) is formed using a CVD method.

[0052] (12) In (2) ~ (8), the present invention (Claims 7 and 8), the insulation film is formed using a CVD method.

[0053] (13) In (9) and (10), the insulation film is formed using a CVD method.

[0054] (14) In the present invention (Claim 6) (1), the near-surface part of the second dielectric film at the side wall of the contact aperture in the insulation film is such that it meets a maximum film thickness of the said insulation film T_{max} , and, when the maximum distance of the said near-surface part from the surface of the second dielectric film is d_{max} , then $d_{max} \leq 0.1 T_{max}$.

[0055] (15) In the present invention (Claim 6) (1), the near-surface part of the second dielectric film at the side wall of the contact aperture in the insulation film is such that it meets a maximum film thickness of the said insulation film d_{max} , and, when the maximum distance of the said near-surface part from the surface of the second dielectric film is d_{max} , then $10\text{nm} \leq d_{max} \leq 100\text{nm}$.

[0056] (16) In (1), the near-surface part of the second dielectric film at the side wall of the contact aperture in the insulation film is that part that meets the condition $d_{max} \leq 0.1 T_{max}$. when maximum film thickness of the said insulation film is T_{max} , and the maximum distance of the said near-surface part from the side wall of the said insulation film is d_{max} ,

(17) In (1), when the maximum distance of the said near-surface part of the second dielectric film from the side wall of the contact aperture of the insulation film is d_{max} , the part near the interface with the insulation film 2 at the side wall of the via-hole in the insulation film is that part that meets the condition $10\text{nm} \leq d_{max} \leq 100\text{nm}$.

[0057] (18) In the present invention (Claim 7), (2)~(8), (9) and (10), the near-surface part of the dielectric film at the side wall of the contact aperture in the insulation film is such that it meets a maximum film thickness of the said insulation film T_{max} , and, when the maximum distance of the said near-surface part from the surface of the second dielectric film is d_{max} , then $d_{max} \leq 0.1 T_{max}$,

[0058] (19) In the present invention (Claim 7), (2)~(8), (9) and (10), when the maximum distance of the said near-surface part from the surface of the second dielectric film is d_{max} , then $10\text{nm} \leq d_{max} \leq 100\text{nm}$.

[0059] (20) Manufacturing equipment for a semiconductor device which has a first dielectric film, an insulation film formed so as to cover the first dielectric film, and a

second dielectric film which is connected electrically to the first dielectric film via a contact aperture in the said insulation film should be such that it is capable of performing continuously and maintaining vacuum, a process in which an insulation film with a viscosity of less than 10,000 cp is formed so that it covers the first dielectric film and a process in which a second insulation film with a viscosity of over 10,000 cp is formed on the first insulation film.

[0060] (21) In the manufacturing equipment described in (20), the processes that are performed continuously with vacuum maintained are performed in the same vacuum chamber.

[0061] (22) In the present invention (Claim 7), the said viscosity-increasing process is performed either before or after, or both before and after, the process in which a contact aperture for the electrical connection of the said first dielectric film and the said second dielectric film is formed. The performance of the viscosity-increasing process before formation of the contact aperture is preferable for the formation of a well-formed resist pattern and a contact aperture with a good shape. When it is performed after the formation of the contact aperture, the said process is performed on the walls of the said contact aperture and any deterioration of characteristics is prevented by, for example, subsequent exposure to sputter plasma.

[0062] (Actions) If the carbon content of an insulation film comprising a compound of silicon, oxygen, carbon and hydrogen, is made greater than the silicon content, it becomes viscous at room temperature (viscosity: from 100 cps to 300,000 cps), resulting in an improvement in the filling of the fine grooves.

[0063] For example, it is clear that this can fill grooves with a high aspect ratio, greater than 1, without the creation of any voids.

[0064] It is known that such a viscous insulation film, comprising a compound of silicon, oxygen, carbon and hydrogen, has a lower dielectric constant and hygroscopy. It is for example, possible to achieve a low dielectric constant in the range 1.8 to 3.2. This is also stable up to a temperature of 650°C, without any water being eluted.

[0065] Therefore, in the present invention (Claims 1, 2 and 3), in which such an insulation film is used as an interlayer insulation film and passivation film, it is possible

to achieve an interlayer insulation layer with lower hygroscopy, a lower dielectric constant and better filling characteristics than the prior art.

[0066] Since the said insulation film is very viscous, it has small thermal stress.

[0067] In the present invention (Claims 4, 5 and 6) in which the said insulation film is used as a second insulation film (interlayer film), it is possible to obtain a semiconductor device with a second insulation film (interlayer film) with lower hygroscopy, a lower dielectric constant and better filling characteristics than the prior art and a method of manufacturing this.

[0068] Since, when such a second insulation film (interlayer insulation film) is formed on an aluminium circuit etc, a large thermal stress is not imposed on the circuit, it is possible to effectively prevent stress migration.

[0069] In the present invention (Claims 4 and 5), the said a third insulation film, which is of different material from the second insulation film, is formed on the second insulation film. Problems caused by the said second insulation film are prevented by this third insulation film.

[0070] For example, if the third insulation film is the same as the interlayer insulation film of the prior art, there is no need to take the characteristics of the second insulation film into consideration when the upper layer of circuits is formed and it is thus possible to form the upper layer of circuits by the same method as in the prior art.

[0071] In the present invention (Claims 6, 7 and 8), since not all of the insulation film is made less viscous by the viscosity of the part formed as the upper layer of the dielectric layer being raised, the filling characteristics are better than in the prior art and, moreover, there is little effect on subsequent processes (such as the process of forming the contact aperture and the circuit forming process).

[0072] Specifically this is as follows. It is known that low-viscosity, low dielectric constant and low-hygroscopy insulation film (corresponding to the less than 10,000 cp insulation film according to the invention) may be obtained by the use of a condensation CVD method.

[0073] When the metal film that will become the circuits is formed on this kind of low-viscosity insulation film by magnetron sputtering or other sputtering method, the surface of the insulation film is badly damaged by the plasma used in the sputtering.

[0074] Due to this, a part of the chemical bonds of the molecules forming the insulation film are cut or irregularities are formed on the interface between the insulation film and the circuits formed on its upper surface (equivalent to the second dielectric film according to the invention), and consequently, there is a tendency for problems to occur, including leaks between the two circuits separated by the insulation film (equivalent to the first and second dielectric film according to the invention) and deterioration in the insulation properties of the insulation film.

[0075] If, however, as in the present invention, there is an increase in the viscosity of the part of the insulation film at which the upper layer of the second dielectric film is formed, there is a sufficient decrease in the damage caused by plasma etc to the surface of the insulation film, and any deterioration in the insulating properties of the insulation film is effectively prevented.

[0076] When a contact aperture connecting the circuits is formed in a low-viscosity insulation film, the location and/or shape of the contact aperture (via-hole) becomes unstable due to deformation of the insulation film but it is possible to solve such problems related to the said via-hole if, as in the invention, viscosity is partially increased at that location.

[0077]

(Embodiments of the invention) Below, embodiments of the invention are described in greater detail with reference to figures.

[0078] (Embodiment 1) Figure 1 is a typical diagram showing the simplified structure of a semiconductor manufacturing equipment used for the embodiment of Invention 1.

[0079] In the figure, 1 is a vacuum chamber, which is connected to an exhaust device (not shown) via exhaust port 2. The vacuum chamber 1 can be exhausted to a high vacuum by the said exhaust device and the vacuum achieved is at least 2×10^{-7} Torr.

[0080] A stainless steel substrate supporting stand 3 is fitted in the vacuum chamber 1 and a silicon substrate is supported by this substrate supporting stand 3.

[0081] Tubes for the supply of the various gases are connected to the said vacuum chamber 1. Thus, the stainless steel tube 5 for the supply of oxygen, stainless steel tube 15 for the supply of tetramethyl silane ($\text{Si}(\text{CH}_3)_4$; TMS) and stainless steel tube 30 for the supply of nitrogen are connected to the vacuum chamber 1. The tube 5 which

supplies oxygen (the oxygen supply equipment is omitted for simplicity) is connected to an Al₂O₃ tube 11 via a stop valve 6, mass flowmeter 7, stop valve 8 and attachment 9.

[0082] This Al₂O₃ tube 11 is connected to the vacuum chamber 1 via an attachment 12. Also, a microwave discharge cavity 10 is fitted in the course of this Al₂O₃ tube 11. The microwave power source and microwave supply system are not shown.

[0083] The tube 15 for the supply of TMS (for simplicity the supply mechanism for TMS is not shown) is connected to the vacuum chamber 1 via a stop valve 16, mass flowmeter 17, stop valve 18 and stainless steel tube 19.

[0084] In order for the nitrogen gas flowing in the tube 30 (for simplicity the supply mechanism for nitrogen is not shown) to be applied to the silicon substrate 4, the interior of the vacuum chamber 1 may be restored to atmospheric pressure, or the pressure of the vacuum chamber 1 adjusted so that the time during which the temperature of the cooled silicon substrate 4 is returned to room temperature is shortened.

[0085] The nitrogen gas may also flow due to the pressure adjustment when the silicon oxide film is deposited on the silicon substrate 4.

[0086] The tube 30 is connected to the vacuum chamber 1 via a stop valve 31, mass flowmeter 32, stop valve 33 and stainless steel tube 34.

[0087] Copper tubes 35 and 35' for the heating and cooling of the substrate supporting stand (the copper tube 35 is a copper tube on the gas supply side and copper tube 35' is a copper tube on the gas outlet side) are fitted in the interior of the substrate supporting stand 3 and these copper tubes 35 and 35' are connected to the device for the supply of cooled nitrogen gas and room-temperature nitrogen gas shown in Figure 2.

[0088] Described simply, the gas supply device shown in Figure 2 is as follows. In the figure, 101 is a tube carrying nitrogen and this tube 101 is connected to a nitrogen supply device (not shown). The tube 101 is connected to the tube 35 for the heating and cooling of the substrate stand shown in Figure 5, via a stop valve 102, mass flowmeter 103, and stop valves 104 and 105.

[0089] The branch tubes 106 and 109 branch off on each side of the stop valve 105. The branch tube 106 is connected to a spiral tube 108 via a stop valve 107 and this spiral tube 108 is connected via a stop valve 110 to the branch tube 109 and this branch tube 109 is connected to the tube 35, as shown in Figure 1.

[0090] The spiral tube 108 is immersed in liquid nitrogen 112 stored in a liquid nitrogen vat 111 and the nitrogen gas flowing in the spiral tube 108 is cooled to approximately the temperature of the said liquid nitrogen.

[0091] When it is wished to cool the silicon substrate 4, the spiral tube 108 is opened and when the film formation of the silicon oxide film is completed and it is wished to return this to room temperature, the valve 105 is opened and room-temperature nitrogen gas is fed to the tube 35.

[0092] Due to this, nitrogen gas controlled by the mass flowmeter is cooled by liquid nitrogen and flows from copper tube 35 to copper tube 35' and it is thus possible to cool the substrate supporting stand 3 and silicon 4 to a specified temperature.

[0093] Returning to Figure 1, the substrate supporting stand 3 is fitted with a sheath heater 36, a heat source for heating, and the silicon substrate 4 can be heated to a specified temperature by this sheath heater 36. The power source for this sheath heater 36 is not shown. The walls of the vacuum chamber 1 have a double structure and are fitted with a heat source 41 which heats the surface of the walls and a thermal insulation 42. In this embodiment, the wall temperature of the vacuum chamber 201 is 80°C. The power source for the heat source 41 is not shown.

[0094] Next, a method of forming an interlayer insulation film using the semiconductor manufacturing device constituted as described above is described.

[0095] First the vacuum chamber 1 is returned to atmospheric pressure and silicon substrate, 4 with the desired elements formed on it, is placed on the substrate supporting stand 3. At this time the silicon substrate 4 may also be moved automatically from a preparatory chamber, which has been evacuated, into the vacuum chamber 1, using a robot arm.

[0096] Next the interior of the vacuum chamber 1 is evacuated via exhaust port 2 to that target vacuum. The target vacuum at this time is to be higher than 1×10^{-7} Torr

[0097] Next cooled nitrogen gas is allowed to flow between copper tube 35 and pipe 35', and this cools the silicon substrate 4. The temperature of the substrate supporting stand 3 is set to be in the range -100 to -25°C. The temperature of the silicon substrate 4 at this time is to be in the range -80 to -25°C.

[0098] Next, after it is confirmed that the substrate temperature has stabilised at the specified temperature, the TMS mass flowmeter 17 is set at 1 ~ 100 cm³/min, stop valves 16 and 18 are opened and TMS is introduced into the vacuum chamber 1.

[0099] Furthermore, the oxygen mass flow valve 10 is set to 1 ~ 1000 cm³/min, the stop valves 16 and 18 are opened and oxygen is introduced into the vacuum chamber 1. At this time, the pressure inside the vacuum chamber 201 can be kept at approximately 10mTorr ~ 500 Torr by varying the conductance of the exhaust port 2. In detail, the TMS partial pressure is 2~200 Torr and the oxygen partial pressure is 2~400 Torr.

[0100] After the oxygen flow has been stabilised, microwave energy is applied at 100~5 kWatt to cause an oxygen microwave discharge. By varying the film forming time, with the time of the microwave oxygen discharge being the start of film-forming, an interlayer insulation film comprising a compound of silicon, oxygen, carbon and hydrogen, is deposited on the silicon substrate 4.

[0101] This deposition is ended by the following procedures.

[0102] First the output of microwave energy is ended and the microwave discharge stopped. The time at which this is stopped is the time at which deposition is ended.

[0103] Next stop valves 28 and 18 are closed and the supply of TMS stopped and then the stop valve 8 is closed and the supply of oxygen stopped.

[0104] Next the supply of cooled nitrogen gas along the copper tubes 35 and 35' is stopped by the procedures described below and room temperature nitrogen gas is allowed to flow.

[0105] At this time, the nitrogen mass flowmeter 32 is set to 1~10 l/min, the stop valves 31 and 33 are opened and nitrogen gas is introduced in the vacuum chamber 1 from the tube 34 and the silicon substrate 4 is returned to approximately room temperature with the pressure in the vacuum chamber at almost atmospheric pressure.

[0106] Finally, the interior of the vacuum chamber 1 is returned to atmospheric pressure, the silicon substrate 4 is removed and, if necessary, the next silicon substrate is placed on the substrate supporting stand 3. The forming of one interlayer insulation film is thus completed.

[0107] In this embodiment an interlayer film comprising a compound of silicon, oxygen, carbon and hydrogen, is formed under film-forming conditions such that the carbon content is greater than the silicon content.

[0108] If, in an interlayer film comprising a compound of silicon, oxygen, carbon and hydrogen, the carbon content is greater than the silicon content, it is viscous at room temperature and thus has a greater covering capability for differences in level.

[0109] It is clear that a viscous insulating film comprising a compound of silicon, oxygen, carbon and hydrogen has both a lower dielectric constant and lower hygroscopy.

[0110] Therefore, in this embodiment, it is possible to obtain a passivation film and interlayer insulation film with good level difference covering properties, low dielectric constant and low hygroscopy.

[0111] (Embodiment 2) Figure 3 shows a method of manufacturing a second embodiment of a semiconductor device according to the invention. This example relates to the application of this to an interlayer insulation film according to the invention.

[0112] Figure 3(a) shows a sectional view of the process before forming an interlayer insulation film. Thus in Figure 3(a) a process in which the elements are separated, a silicon oxide film 202 is formed on a silicon substrate 201 on which the elements are formed and then contact apertures are formed selectively in the silicon oxide film 202 in areas where electric contact can be made and then an Al – 1%Si – 0.5%Cu (an aluminium alloy film), which will become the aluminium alloy circuit 203, is deposited and a circuit pattern is applied to the aluminium alloy film.

[0113] Next, the silicon substrate 201 is placed on the substrate supporting stand 3 in the vacuum chamber 1 of the semiconductor manufacturing device used for Embodiment 1, and an interlayer insulation film 204 is formed over the entire surface of the substrate, following the procedures shown in Embodiment 1, as shown in Figure 3(b).

[0114] Specifically, for example, an interlayer insulation film is formed under the film-forming conditions of a TMS flow of 20cm³/min, an oxygen flow rate of 200cm³/min, a deposition pressure of 0.2 Torr, microwave electrical power of 200 Watt, substrate temperature of -30°C and an application time of 2 minutes. The film-forming condition for interlayer insulation film 204 is approximately 0.5μm/min.

[0115] If this material is examined using a scanning electron microscope, as shown in Figure 3(b) the interlayer insulation film 204 liquid is observed to be deposited like a shallow cup from the bottoms of the trench grooves between the circuits 203 and there are no evident voids between the circuits 203.

[0116] The present inventors formed an insulation film on a smooth-surfaced silicon substrate following the methods described above, and analysed its transmissivity using a Fourier transform infrared spectrometer.

[0117] The results of this showed that the visible absorption peaks were a Si – O – Si rocking peak and a Si – CH₃ absorption peak. The proportion of the Si – CH₃ to the Si – O – Si peak was 10 ~ 50%.

[0118] Since there is also a detection sensitivity problem, it is not possible to simply detect the contents but if a chemical wet method, in which the entire insulation film is dissolved, is used and the contents assessed using atomic absorption, the proportions of carbon and silicon are found to be from 1 : 1 to 30 : 1. Thus, the carbon content is greater in all of these cases

[0119] Also, in all cases, if the target vacuum in the vacuum chamber 1 is low, an H₂O peak is seen. Accordingly, the target vacuum in the vacuum chamber 1 should be as high as possible.

[0120] The said insulating film and interlayer insulation film 204 is a highly viscous (high-viscosity) insulator rather than an insulation film. This viscosity is measured as 100 ~ 300,000 cps and the dielectric constant is in the range 1.8 ~ 3.2.

[0121] Also when the water absorption of said insulating film and interlayer insulation film 204 is examined, there is almost no water absorption after it has been left in atmosphere for 2 days.

[0122] Also, in order to examine the thermal stability of the said insulating film and interlayer insulation film 204, it was heated *in vacuo* up to 650°C and the gas given off was analysed using a mass analyser and it was found that a small quantity of H₂O was detected at 300°C and subsequently up to 300~650°C, no H₂O peak was detected.

[0123] Also, when sample (Sample A) in which a 0.5µm silicon oxide film was formed on a silicon substrate, then a 0.9µm aluminium alloy film was formed using conventional magnetron sputtering, before aluminium circuits were formed using conventional

photoelectric light and reactive ion sputtering and a 2 μm thick insulation film was formed on the surface of this substrate using the method used for this embodiment and a sample (Sample B) in which a 2 μm thick silicon oxide film was formed on the substrate using a conventional CVD method were subjected to an electrical reliability test, it was found that Sample A had overwhelmingly greater reliability.

[0124] Since the interlayer insulation film 204 of this embodiment has viscosity, it is softer than conventional silicon oxide films of the prior art. Also, the fact that the electrical reliability of the silicon oxide film 204 is greater than that of conventional silicon oxide films of the prior art, is because, since silicon oxide film 204 is soft, it does not have the stress that silicon oxides of the prior art has and there are no faults arising from thermal stress.

[0125] (Embodiment 3) Figure 4 is a typical diagram showing the simplified structure of a semiconductor manufacturing equipment used for the embodiment of Invention 3.

[0126] In the figure, 301 is a vacuum chamber, which is connected to an exhaust device (not shown) via an exhaust port 202. The vacuum chamber 301 can be exhausted to a high vacuum by the said exhaust device and the vacuum achieved is at least 2×10^{-7} Torr.

[0127] A stainless steel substrate supporting stand 303 is fitted in the vacuum chamber 301 and a silicon substrate 304 is supported by this substrate supporting stand 303.

[0128] Multiple tubes for the supply of the various gases are connected to the said vacuum chamber 301. Thus, the stainless steel tube 305 for the supply of oxygen, the stainless steel tube 315 for the supply of TMS or other organic silane and the stainless steel tube 330 for the supply of nitrogen are connected to the vacuum chamber 301.

[0129] The tube 305, which supplies oxygen (the oxygen supply equipment is omitted for simplicity), is connected to an Al_2O_3 tube 311 via a stop valve 306, mass flowmeter 307, stop valve 308 and attachment 309. This Al_2O_3 tube 311 is connected to a stainless steel tube 313 via an attachment 312 and this stainless steel tube 313 is connected to the vacuum chamber 301.

[0130] Also, a microwave discharge cavity 310 is fitted in the course of the Al_2O_3 tube 311. (For simplicity, the microwave power source and microwave supply system are not shown.)

[0131] The stainless steel tube 313 is connected to a shower head 314 opposite the substrate supporting stand 303 in the vacuum chamber 301. Oxygen from the stainless steel tube 313 is fed into the area of the substrate supporting stand 303 via the shower head 314 and reacts with TMS before it reaches the substrate. The shower head 314 may be heated or cooled to keep it at a specified temperature in the range -70 to 100°C. (For simplicity the heat source and control mechanism are not shown.)

[0132] The tube 315 for the supply of TMS (for simplicity the supply mechanism for TMS is not shown) is connected to the vacuum chamber 301 via a stop valve 316, mass flowmeter 317, stop valve 318 and stainless steel tube 319.

[0133] If flow adjustment can be performed, a needle valve may be used in place of the mass flowmeter 317.

[0134] The stainless steel tube 319 is connected to the shower head 314 in the vacuum chamber 301. Thus, when oxygen and TMS are fed in, the gases are mixed at the shower head 314, where they are partially reacted, and the mixed gases are then fed to the substrate.

[0135] However, the use of the shower head 314 is not essential to the invention as the same effect may be achieved if organic silane and activated oxygen gas are conveyed separately to near the surface of the substrate.

[0136] The nitrogen gas may be fed from the tube 330 (for simplicity the supply mechanism for nitrogen is not shown) so that either the interior of the vacuum chamber 301 may be restored to atmospheric pressure for the removal or insertion of the substrate 304, or to reduce the time required for the temperature of the cooled silicon substrate 304 to be returned to room temperature.

[0137] The tube 330 is connected to the vacuum chamber 301 via a stop valve 331, mass flowmeter 332, stop valve 333 and tube 334.

[0138] Copper tube 335 (335 is the tube for gas on the supply side and 335' is on the exhaust side) is fitted inside the stainless steel substrate supporting stand 303 and the copper tube 335 is connected to a supply device for cooled nitrogen and room-temperature nitrogen gas.

[0139] The substrate supporting stand 303 is fitted with a sheath heater 336, a heat source for heating, and the substrate supporting stand 303 can be heated to a specified temperature by this sheath heater 336.

[0140] The power source for this sheath heater is not shown. The walls of the vacuum chamber 301 have a double structure and are fitted with a heat source 341 which heats the surface of the walls and a thermal insulation material 342 (for simplicity, the power source for the heat source 41 is not shown). In this embodiment, the wall temperature of the vacuum chamber 301 is 80°C.

[0141] Next, a method of forming an interlayer insulation film using the semiconductor manufacturing device constituted as described above is described.

[0142] First, the vacuum chamber 301 is returned to atmospheric pressure and a substrate 304 is placed on the substrate supporting stand 303. At this time the silicon substrate 304 may also be moved automatically from a preparatory chamber, which has been evacuated, into the vacuum chamber 301 via a gate valve, using a robot arm.

[0143] Next the interior of the vacuum chamber 301 is evacuated via exhaust port 302 to that target vacuum. The target vacuum at this time is to be higher than 1×10^{-7} .

[0144] Next cooled nitrogen gas is allowed to flow between copper tube 335 and copper pipe 335', and this cools the silicon substrate 304. The temperature of the substrate supporting stand 303 is set to be in the range -100 to 25°C. The temperature of the silicon substrate 304 at this time is to be in the range -80 to 25°C.

[0145] Next, after it is confirmed that the substrate temperature has stabilised at the specified temperature, the TMS mass flowmeter 317 is set at $1 \sim 100 \text{ cm}^3/\text{min}$, stop valves 316 and 318 are opened and TMS is introduced into the vacuum chamber 301.

[0146] Furthermore, the oxygen mass flow valve 310 is set to $1 \sim 1000 \text{ cm}^3/\text{min}$, stop valves 306 and 308 are opened and oxygen is introduced into the vacuum chamber 301.

[0147] At this time, the pressure inside the vacuum chamber 301 can be kept at approximately 10mTorr ~ 500 Torr by varying the conductance of the exhaust port 302. In detail the TMS partial pressure is 2m~200 Torr and the oxygen partial pressure is 2mTorr~400 Torr.

[0148] After the oxygen flow has been stabilised, microwave electrical power is applied at 100Watt ~ 5 kWatt to cause an oxygen microwave discharge. An interlayer insulation

film comprising oxidised silicon oxide is deposited on the silicon substrate 304 by varying the film forming time, from its start point at the time of microwave oxygen discharge.

[0149] The description of this embodiment involves a case in which activated oxygen gas is introduced directly into the vacuum chamber 301 but, since the oxygen gas mass flowmeter and microwave resonance do not readily stabilise, it is better to let this flow into a bypass until this stabilisation is reached, and introduce it into the vacuum chamber 301 after stabilisation is attained.

[0150] Film-forming is ended by the following procedures.

[0151] First the output of microwave energy is ended and the microwave discharge stopped. The time at which this is stopped is the time at which deposition is ended.

[0152] Next, stop valves 328 and 318 are closed and the supply of TMS stopped and then the stop valve 308 is closed and the supply of oxygen stopped.

[0153] Next the supply of cooled nitrogen gas along the copper tubes 335 and 335' is stopped by the procedures described below and room temperature gas is allowed to flow.

[0154] At this time, the nitrogen mass flowmeter is set to 1~10l/min, the stop valves 331 and 333 are opened and nitrogen gas is introduced in the vacuum chamber 301 from the tube 334 and the pressure in the vacuum chamber is returned to almost atmospheric pressure.

[0155] Finally, the interior of the vacuum chamber 301 is returned to atmospheric pressure, the silicon substrate 304 is removed and, if necessary, the next silicon substrate is placed on the substrate supporting stand. The forming of one silicon oxide layer of film is thus completed.

[0156] As shown in Figure 5, an interlayer insulation film was formed on the substrate (sample) on which circuits are formed, following the method used for this embodiment.

[0157] The sample was prepared as follows. A 1 μ m thick thermally oxidised silicon oxide film 402 was formed on a silicon substrate on which elements are formed (not shown) and 0.4 ~ 0.9 μ m of an Al - 1%Si - 0.5%Cu film (aluminium alloy film), is deposited on this an aluminium alloy film 403, which connects to the upper elements.

Next, the aluminium alloy film is worked with conventional photoelectric light method and reactive ion etching (RIE), to form the aluminium alloy circuits 403 (Figure 5(a)).

Aluminium alloy circuits 403 are connected to the said elements via a contact hole formed in the thermally oxidised silicon oxide film 402.

[0158] This substrate 401 is placed on the substrate supporting stand 303 in the vacuum chamber 301, as shown above, and the insulation film 405 is formed following the procedures described above (Figure 5(b)).

[0159] The film-forming conditions are, for example, of a TMS flow of 20cm³/min, an oxygen flow rate of 200cm³/min,, an deposition pressure of 0.2 Torr, microwave electrical power of 200 Watt, substrate temperature of -30°C and an application time of 2 minutes.

[0160] At this time, the deposition time of the insulation film 405 in the groove 404 was approximately 0.1 ~ 0.5μm/min. When this material was examined using a scanning electron microscope SEM, as shown in Figure 5(b), the interlayer insulation film 204 liquid was observed to be deposited like water in a shallow cup in the bottoms of the trench grooves 404 between the circuits 405 and there are no evident voids in the insulation film 405 formed between the circuits 404.

[0161] Next a SiO₂ film 406, approximately 0.5 ~ 1μm thick, was deposited by parallel flat-plate plasma CVD using conventional tetraethoxy silane (TEOS) and oxygen (figure 5(c)).

[0162] Next a via hole was formed in the SiO₂ film 406 for the aluminium alloy circuit 403 and then a second layer of aluminium alloy circuits was formed. Subsequently, the same procedures could be repeated to add the necessary layers of circuits. Since the insulation film 405 has viscosity, it is preferable that it should not be applied thickly to the aluminium circuits.

[0163] The characteristics of this embodiment are, as shown in Figure 5(b), that the film thickness a of the insulation film 405 deposited on the aluminium circuits 403 and the film thickness b of the insulation film 405 deposited in the grooves 404 are different. Thus the thickness b of the insulation film 405 deposited in the grooves 404 is thicker than the film thickness a of the insulation film 405 deposited on the aluminium alloy circuits 403.

[0164] Figure 6 shows the relationship between film thickness a and the film thickness b. As shown in the figure, during the time it takes for the groove 104 to be completely

filled, film thickness b is sufficiently greater than film thickness a. In order to do this, if the deposition of the insulation film 405 is halted at the position marked by x in the figure, the grooves 405 are filled almost completely with the insulation film 405 while almost no insulation film 405 is deposited on the aluminium alloy circuits 403.

[0165] Figure 5 shows insulation film 405 formed thinly on the upper surface of the aluminium alloy circuits 403 but formed solely on the thermally oxidised silicon oxide film 402 between the aluminium alloy circuits 403.

[0166] Since the insulation film 405 of this embodiment has a specific dielectric constant lower than that of conventional silicon oxide film, if the insulation film 405 is used solely between the circuits, this is linked with a reduction in the volume of the gaps between the circuits in a transverse direction.

[0167] Since this insulation film 405 has viscosity, it is softer than silicon oxide film. This is both an advantage and disadvantage for this insulation film 405. The fact that it has greater electrical reliability is due to its lack of the thermal stress that conventional silicon oxide films have and the consequent lack of the problems arising from thermal stress.

[0168] On the other hand this softness also causes problems in subsequent processes. One example of these is furnished by a case in which an insulation film 405 is formed over the entire surface of a first layer of aluminium alloy circuits and an aluminium alloy film, which will be made into a second layer of aluminium alloy circuits, is deposited by a conventional magnetron sputtering method, when the insulation film 405 is wrinkled by the heat during sputtering, making it impossible to achieve a consistent deposition of aluminium alloy and making it impossible to perform any subsequent processes.

[0169] By contrast, in the present embodiment, the soft insulation film 405 is present mainly between the aluminium alloy circuits, and the SiO₂ film 406, formed by conventional CVD, is on top of and in contact with the aluminium alloy film. Actually some soft insulation film 405 may be expected to be present on the aluminium alloy circuits but in the present embodiment, it is not detectable when this is examined using an electronic scanning microscope (SEM). Furthermore, since the surface of the insulation film 405 is an SiO₂ film formed by conventional plasma CVD, it causes no problems for subsequent processes.

[0170] This description of the present invention concerns a combination of TMS and oxygen but the same effect may be obtained if, apart from TMS, the organic silane may be, for example, tetraethyl silane ($\text{Si}(\text{C}_2\text{H}_5)_4$), tetramethoxysilane ($\text{Si}(\text{OCH}_3)_4$), tetraethoxy silane ($\text{Si}(\text{OC}_2\text{H}_5)_4$), hexamethyldisiloxane ($\text{Si}_2\text{O}(\text{CH}_3)_6$), tetraisopropoxysilane ($\text{Si}(\text{i-C}_3\text{H}_7)_4$) or other alkoxy silane is used. A similar effect may also be achieved if xylene, phenyltrimethylsilane or diphenyltrimethylsilane is used.

[0171] A similar effect may also be achieved is a compound containing oxygen as a constituent element is used. This may be, for example, CO, CO_2 , NO, N_2O , H_2O and H_2O_2 .

[0172] Embodiment 4 Figure 7 shows a sectional process diagram showing the method of manufacturing the semiconductor device according the embodiment 4.

[0173] First, as shown in Figure 7(a), a $1\mu\text{m}$ -thick thermally oxidised silicon oxide film 502 is formed on a silicon substrate 501 and then a $0.9\mu\text{m}$ -thick aluminium alloy film, which will become aluminium alloy circuits 503, is deposited by a conventional sputtering method and then the aluminium alloy film is patterned using conventional photoelectric light and reactive etching to form the aluminium alloy circuits 503.

[0174] In the figure, 504 is a groove between the circuits. The aluminium alloy circuits 503 are connected to the elements (not shown) formed on the silicon substrate 501 via a contact aperture (not shown) formed in the thermally oxidised silicon oxide film 502.

[0175] Next, an insulation film 505 is formed on the silicon substrate 501, as shown in Figure 7(b), following the procedures shown in the embodiment, formed under the film-forming conditions of a TMS flow of $20\text{cm}^3/\text{min}$, an oxygen flow rate of $100\text{cm}^3/\text{min}$, a deposition pressure of 0.2 Torr, microwave electrical power of 500 Watt and substrate temperature of room temperature (R.T.). These film-forming conditions are an example of possible conditions and film-making is not limited to these conditions.

[0176] In such conditions, in which oxygen radicals are relatively readily generated, as shown in Figure 7(b), it is easy to create a conformal shape. Circumstances in which oxygen radicals are readily generated, means a region when, if the TMS flow rate is the same, the oxygen flow rate is great, a region where the microwave energy is great and a region where the substrate temperature is at the high end of the said range (room temperature).

[0177] Examination using a scanning electron microscope((SEM) showed, as in Figure 7(b), that the thickness of insulation film 505 was approximately the same in the base of the grooves 504 as on the circuits 503.

[0178] The characteristic of this embodiment is not the fact that the thickness of the insulation layer 505 in the bottom of the grooves 504 is the same as that on the aluminium alloy circuits 503 but that there is some thickness ($0.1 \sim 0.5\mu\text{m}$) of the insulation film 505 on the aluminium alloy circuits 503. It is preferable for the insulation film 505 to fill the gaps between the aluminium alloy circuits in order for the volume of the gaps in the transverse direction between the circuits to be reduced.

[0179] Next, as shown in Figure 7(c), the substrate is removed from the vacuum chamber and a SiO_2 film 506, $0.5 \sim 1.0\mu\text{m}$ in thickness, is formed over its entire surface using a conventional plasma CVD method. In order to improve the filling of the grooves 504, it is preferable to form the SiO_2 film 506 by plasma CVD after an insulation layer, for example, $0.2 \sim 0.6\mu\text{m}$ in thickness, has been deposited using organic silane and O_3 on part of this.

[0180] Subsequently and by conventional methods, the upper layer aluminium circuits are formed. Thus, contact holes for the aluminium alloy circuits 503 are formed in the desired locations and then a $0.4 \sim 1.0\mu\text{m}$ thick aluminium alloy film, which will become the aluminium alloy circuits, is formed and then is patterned by conventional photoelectric light and reactive ion etching to form the upper layer aluminium alloy circuits.

[0181] Finally, a $0.5 \sim 1.0\mu\text{m}$ thick SiO_2 film is formed by plasma CVD and a pad formed.

[0182] The semiconductor device (sample) thus obtained was subjected to an electrical reliability test. The results of this showed that the failure rate due to stress migration was markedly lower than that observed in semiconductor devices of the prior art.

[0183] This is thought to be because, since the insulation 505, which has viscosity, is in contact with the aluminium alloy circuits 503, although the SiO_2 film 506 which is subsequently formed by plasma CVD, does have some thermal stress, the thermal stress applied to the aluminium alloy circuits 503 is mitigated.

[0184] In this embodiment, one characteristic is that an insulation film 505 approximately 0.1 ~ 0.5 μ m in thickness, is formed on top of the aluminium alloy circuits 503. That is the tops and sides of the aluminium alloy circuits 503 are covered with a soft insulation layer 505.

[0185] With this structure, it is possible to mitigate the thermal stress of the SiO₂ film 506 being formed by plasma CVD on top of the insulation film 505 and thus inhibit stress migration.

[0186] Another characteristic of this embodiment is that not all of the interlayer insulation film is the insulation film 505. An increase in galvanic stress results not only in greater stress migration but also electromigration, which is a major causal factor in deterioration in the electrical reliability of aluminium alloy circuits.

[0187] One countermeasure against this is a design in which a TiN barrier layer is placed above and below the aluminium alloy circuits. In this structure, the aluminium atoms of the aluminium alloy circuits to which galvanic stress is applied migrate in the direction in which the galvanic stress is applied.

[0188] The aluminium atoms that migrate downstream become excess atoms for the downstream aluminium alloy circuits. Since there is a TiN barrier layer above and below the aluminium alloy circuits, they propagate along the weaker parts of the insulation films which are transversely contiguous to the aluminium alloy circuits to form transverse hillocks.

[0189] When these transverse hillocks develop markedly, they come into contact with the neighbouring aluminium alloy circuits and cause electrical short circuits.

[0190] If the gaps transverse to the aluminium alloy circuits are completely filled with soft insulation film 505, there is a decrease to the resistance between these hillocks. If, however, as in this embodiment, soft insulation film 505 is used only in the regions in contact with the aluminium alloy circuits and the rest of the gaps between the aluminium alloy circuits is filled by the SiO₂ film 506 of the prior art, there is no deterioration in the resistance to hillocks.

[0191] (Embodiment 5) Figure 9 shows a sectional process diagram of the method of manufacturing the semiconductor of Embodiment 5 of the invention.

[0192] Figure 9 (d) shows an semiconductor device obtained using the manufacturing method of this embodiment. In the figure, 701 is a silicon substrate with the elements removed and the elements formed. Silicon oxide film 702 is formed on this silicon substrate 701. Circuits 703₁, 703₂ and 703₃, of optional pattern, are formed on this silicon oxide film 702. These circuits 703₁, 703₂ and 703₃, are connected electrically through contact holes (not shown) formed in the silicon oxide film 702, to the elements (not shown) formed on the surface of the substrate.

[0193] These circuits 703₁, 703₂ and 703₃, are covered by the insulation layer 704 according to the invention and circuits 705 are formed on the insulation layer 704. This circuit layer 707 is connected electrically to the circuits 703 through via-holes formed in the insulation layer 704. The material of these circuits 703₁, 703₂ and 703₃, is an aluminium – silicon 1% - copper 0.5% alloy.

[0194] Figure 8 is a simplified diagram of the structure of a semiconductor manufacturing device used in this embodiment. In this manufacturing device, the insulation layer 704 is formed by condensation CVD. In the figure 601 is a vacuum chamber which may be evacuated to a profound vacuum through the exhaust port 602. The vacuum attained is at least 2×10^{-7} . For simplicity, the exhaust equipment is not shown.

[0195] A substrate supporting stand 603 is fitted inside the vacuum chamber 601 to support a substrate and a silicon substrate 604 is placed on this.

[0196] Tubes are connected to the vacuum chamber 601 for the supply of various gases. Oxygen gas, hydrogen gas, carbon monoxide gas, nitrogen gas an other process gases and purge gases are supplied by tube 605, TMS by tube 615 and nitrogen gas by tube 630, each of which is connected to the vacuum chamber 601.

[0197] To the tube 605, which supplies the various gases (the gas sources are not shown, for simplicity), are fitted, in order from the top, valves 606₁ to 606₉ and mass flow controllers 607₁ to 607₉.

[0198] The tube 605 is connected to a sapphire tube 611 via a valve 608 and attachment 609 and the sapphire tube 611 is connected to the vacuum chamber 601 via an attachment 612.

[0199] The tube 605 is also connected to an ozoniser 653 via valves 651 and 652. When ozone is used, the valve 608 is closed and the raw material gases pass through valve 651 to the ozoniser 653 and gas containing ozone is fed through valve 652 to the tube 605.

[0200] The raw material gases that may be fed to the ozoniser 643 are preferably oxygen gas, a mixture of oxygen gas and nitrogen gas and a mixture of oxygen gas and carbon dioxide gas.

[0201] In the course of the sapphire tube 611 is fitted a discharge electrode 610 for generating plasma by microwave discharge (for simplicity, the microwave power source and microwave system are not shown).

[0202] A light source 654 is fitted near to the sapphire tube 611 to excite the gas flowing through the tube. The excitant light is preferably ultraviolet light, which causes atomic excitation of the gas in the tube.

[0203] The tube 615 which supplies TMS (for simplicity, the TMS source is not shown) is connected to the vacuum chamber 601 via a valve 616, mass flow controller 617, valve 618 and stainless steel tube 619. The mass flow controller 617 may be replaced by a needle valve if precise flow control is possible.

[0204] For the nitrogen gas flowing in the tube 630 (for simplicity, the source of the nitrogen gas is not shown) is fed into the vacuum chamber 601 to adjust the internal pressure either in order to restore the pressure in the vacuum chamber 601 to atmospheric pressure for the substrate to be moved in or out or to reduce the time required to restore a cooled substrate 604 to room temperature. This nitrogen gas may also be fed to adjust the pressure when the insulation layer is deposited.

[0205] The tube 630 is also connected to the vacuum chamber 601 via a valve 631, mass flow controller 632, valve 633 and tube 634.

[0206] Copper tubes 635 and 635' (635 is on the supply side of the gas and 635' on the exhaust side) are fitted inside the stainless steel substrate supporting stand 603. The tube 635 is connected to supply devices for nitrogen gas that has been cooled by being passed through a cooling medium and room-temperature nitrogen gas (for simplicity, the nitrogen source and nitrogen gas cooling devices are not shown).

[0207] A sheath heater 636 is fitted as a heat source to heat the substrate supporting stand 603 (for simplicity, the power source for this is not shown) and the substrate supporting stand 603 is heated to the desired temperature by this sheath heater 636.

[0208] The walls of the vacuum chamber 601 have a double structure and are fitted with a heat source 641 and heat insulating material 642 in order to maintain consistency of the temperature distribution of the gas in the vacuum chamber 601. (For simplicity, the power source for these is not shown).

[0209] A light source 655 used in the process to raise the viscosity of the insulation at the microwave film surface region and a microwave generation power source 656 are fitted inside the vacuum chamber 601. The light source used may be, for example, an infrared light source of wavelength $2.6 \sim 3.3\mu\text{m}$ or an ultraviolet light source of wavelength $142 \sim 308\text{ nm}$, both of which are effective as a light source for raising the temperature of a substrate. The light source 655 and microwave generation power source 656 may be used singly or as combination of multiple light sources and microwave energy sources.

[0210] The method of forming insulation films based actual procedures is described below with reference to figures 8 and 9.

[0211] First, the vacuum chamber 601 is restored to atmospheric pressure, and a substrate 604 is placed on the substrate supporting stand 603. At this time the silicon substrate may also be moved automatically from a preparatory chamber, which has been evacuated, into the vacuum chamber 601, using a robot arm. The circuits $703_1 \sim 703_3$, for example, are formed on the substrate 204

[0212] Next the interior of the vacuum chamber 601 is evacuated via exhaust port 602 to the target vacuum. The degree of attained vacuum at this time is to be higher than $1 \times 10^{-7}\text{ Torr}$.

[0213] Next, cooled nitrogen gas is allowed to flow between copper tube 635 and copper tube 635', and this cools the silicon substrate 204. The temperature of the substrate supporting stand 603 is set to be in the range -100 to 25°C. The temperature of the silicon substrate 4 at this time is to be in the range -80 to 25°C.

[0214] Next, after it is confirmed that the substrate temperature has stabilised at the specified temperature, the TMS mass flowmeter 617 is set at 1 ~ 100 cm³/min, the stop valves 616 and 618 are opened and TMS is introduced into the vacuum chamber 1.

[0215] Furthermore, the oxygen mass flow controller 607 is set to approximately 1 ~ 1000 cm³/min, the valves 606 and 608 are opened and oxygen (O₂) is introduced into the vacuum chamber 601.

[0216] At this time, the pressure inside the vacuum chamber 601 can be kept at approximately 10mTorr ~ 500 Torr by varying the conductance of the exhaust port 602. In detail the TMS partial pressure is 2~200 Torr and the oxygen partial pressure is 2~400 Torr.

[0217] After the oxygen flow has been stabilised, microwave power is applied at 100~5000 Watt to the discharge electrode 610 to cause an oxygen microwave discharge, as shown in Figure 9(b). An insulation film, comprising a reactive compound of oxygen plasma and TMS is deposited on the silicon substrate 704 so as to cover circuits 703₁ ~ 703₃.

[0218] This deposition is ended by the following procedures.

[0219] First the output of microwave energy is ended and the microwave discharge stopped.

[0220] Next, stop valves 616 and 618 are closed and the supply of TMS stopped and then the valves 606 and 608 are closed and the supply of oxygen stopped.

[0221] Next the supply of cooled nitrogen gas along the copper tubes 635 and 635' is stopped by the procedures described below and room temperature gas is allowed to flow.

[0222] At this time, the nitrogen mass flowmeter 632 is set to 1~10l/min, the valves 631 and 633 are opened and nitrogen gas is introduced in the vacuum chamber 601 from the tube 634 and the silicon substrate is returned to approximately room temperature with the pressure in the vacuum chamber 601 at almost atmospheric pressure.

[0223] Finally, the interior of the vacuum chamber 601 is returned to atmospheric pressure, the silicon substrate 604 is removed and, if necessary, the next silicon substrate is placed on the substrate supporting stand 603. The forming of one insulation film is thus completed.

[0224] During the forming of the said insulation film 704, the specific process conditions are, typically, a TMS flow of 20cm³/min, an oxygen flow rate of 200cm³/min, a deposition pressure of 0.2 Torr, microwave electrical power of 200 Watt, substrate temperature of -30°C. The deposition rate of the insulation film 301 at this time is 0.5μm/minute.

[0225] The discharge time is 40 minutes and a insulation film 704 2μm thick was formed. The viscosity of the insulation film 301 was less than 10,000 cp and it was soft enough for a pinset to be inserted easily.

[0226] Next, as shown in Figure 9(c), for example, the viscosity of the area of the insulation film 704 near the surface was selectively increased, following the method described below, after a via hole 706 to the circuit 703₂ had been formed in the insulation film 704.

[0227] First, a substrate 704 is again placed in the vacuum chamber 601.

[0228] Next, for example, the hydrogen flow rate is set to 150cm³/min using the mass flow controller 607₆, and then the valve 606₆ is opened and a 200W high frequency is applied to the discharge electrode 610 and hydrogen plasma passes along a sapphire tube 611 into the vacuum chamber 601 and also the substrate 704 is heated to, for example, 300°C by the heater 636. Thus, the substrate 704 is exposed for, for example, 10 minutes in a hydrogen plasma atmosphere. The pressure in the vacuum chamber 601 is, for example 1 Torr.

[0229] Next nitrogen gas is passed from copper tube 635 to copper tube 635' and nitrogen gas if fed into the vacuum chamber 601 from the tube 634 by the same procedures as described above. After the substrate temperature reaches near room temperature, the substrate 704 is removed from the vacuum chamber 601.

[0230] The insulation film 704, which has been subjected to a process to increase the viscosity near the surface, has a viscosity of above 10,000 cp and is too hard to be readily penetrated by a pinset.

[0231] Finally, as shown in Figure 9(d), circuit 703 at the bottom of the contact aperture706 is cleaned by an appropriate cleaning process and then a metal layer, which will become the circuit 705, is formed by magnetron sputtering on the insulation film 704. Then the said metal layer is treated with photoelectric light and reactive ion etching.

[0232] Sections of a semiconductor device formed by the method of this embodiment and of the semiconductor formed by the technique of the prior art, in which no viscosity increasing treatment of the part near the surface has been carried out, were examined using a scanning electron microscope.

[0233] The results of this showed that the semiconductor of the present embodiment, as shown in Figure 9(d), was well shaped, including the shapes of the upper surface and the side-wall of the contact aperture 706. Steep surfaces due to change in viscosity are observable at locations approximately $0.1\mu\text{m}$ from the side surface of the insulation film 704 and approximately $0.05\mu\text{m}$ from the side wall of the contact aperture 706. The insulation film 704 fills the grooves between the circuits and the level differences between the circuits completely and without gaps.

[0234] By contrast, in the semiconductor formed by the method of the prior art, although the insulation film 704 fills the grooves between the circuits and the level differences between the circuits completely and without gaps, since the side surfaces of the insulation film 704 and side walls of the contact aperture 706 have not been treated to improve viscosity, the surfaces show small irregularities. Since the viscosity of the insulation film itself is low, the shape of the contact aperture 706 is deformed.

[0235] An electrical reliability test was also performed on the semiconductor device of this embodiment and the semiconductor device of the prior art and it was found that the circuit life of the semiconductor device of this embodiment was approximately 10% longer than that of the semiconductor device of the prior art.

[0236] One reason for this difference is deterioration of the semiconductor device of the prior art. For example, surface irregularities of the insulation film 704 caused by the plasma used in magnetron sputtering and other sputtering methods, leak currents caused by breaks in chemical bonds of the constituent molecules of the insulation film 704 and circuit contact failures due to deformation of the contact aperture 706, are inhibited by the viscosity increasing treatment of the area near the surface of the insulation film 704 performed in the present embodiment.

[0237] Comparison between the insulation film of the prior art and the insulation film formed by the method of the present embodiment was made by forming each of these on a flat-surfaced silicon substrate.

[0238] One of these was an insulation film (with viscosity less than 10,000 cp) formed by conventional condensation CVD and the other was an insulation film formed by a similar condensation CVD method, but which had also been subjected to prolonged viscosity-increasing treatment as described above so that a majority of the film had a higher viscosity (of at least 10,000).

[0239] Atomic composition tests, using a combination of transmission Fourier transform infrared spectroscopy, chemical wet methods, atomic absorption analysis and mass analysis, and water absorption tests were performed on these insulation films and it was found that, within the detection limits, the films had the same properties.

[0240] The main absorption peaks detected by infrared spectroscopic analysis were a Si – O – Si elastic vibration peak and a Si – CH₃ elastic vibration peak. The strength ratio of the Si – CH₃ peak to the Si – O – Si peak was 10 ~ 50% in all insulation films. In all insulation films, an H₂O peak was evident when the target vacuum in the vacuum chamber 601 was low. This indicates that the vacuum in the vacuum chamber should be as high as possible. In the chemical wet test, all the insulation film on the silicon substrate was dissolved and evaluated by atomic absorption and mass analysis. It was found that the proportion between constituent C and Si was 1.1 : 1 to 20 : 1. In all insulation films, the carbon content was greater.

[0241] Evaluation of water absorptivity showed that no insulation film absorbed appreciable quantities of water when left in atmosphere for 2 days. When the insulation films were heated to 650°C in a total vacuum and the gases given off were analysed by a mass analyser, it was found that, although H₂O was weakly detected at 300°C and there was a subsequent H₂O related peak between 300 and 600°C, no H₂ peak was detected.

[0242] It is clear from these results that the overall properties of an isolation film formed by condensation CVD are not greatly changed when the viscosity is increased in the regions near the surface.

[0243] Therefore, the excellent properties of low dielectric constant and low hygroscopy possessed by insulation films of the prior art that are formed by condensation CVD do not deteriorate when viscosity is increased in the regions near the surface. Rather, when it is treated to increase viscosity, the bonds between the molecules near the surface are strengthened and this tends to further lower the dielectric constant and hygroscopy.

[0244] If the state of the insulation film is maintained such that only the region near the surface has higher viscosity and the other parts have low viscosity, it then has properties that are highly advantageous for an insulation layer between circuits (an interlayer). The via-holes and other through-holes formed selectively in the insulation film. It is also possible to prevent damage to the insulation film due to sputtering plasma during a forming process of a metal circuit layer using magnetron sputtering or other sputtering technique after the insulation film has been formed and to prevent leaked currents between the circuits separated by the insulation films.

[0245] On the other hand, the fact that the interior of an insulation film is viscous means that there is no risk of the insulation film exerting stress on the circuits below it and that the level difference covering properties and flatness of the insulation film are improved as regions of an insulation film near the surface is an effective means of obtaining an insulation film with good dielectric constant, hygroscropy and good level difference [0246]. As has been stated above, the performance of viscosity increasing process on the insulation film with good dielectric constant, hygroscropy and good level difference [0247]. It is also possible to have the following variations of this embodiment. Covering properties and which is resistant to deformation and damage from plasma etc. before the substrate 701 is removed. If such a process is performed, it is possible to prevent changes in the position or shape of a via hole due to deformation of the insulation film 701 during the process in which the via hole is created in the insulation film 701.

[0248] For example, a viscosity increasing process on the area near the surface may be performed after an insulation film 704 has been deposited by condensation CVD and before the insulation film 704 is removed. If such a process is performed, it is possible to prevent the insulation film 704 from deforming due to deformation of the insulation film 701 due to the process in which the via hole is created in the insulation film 701.

[0249] It is preferable to maintain vacuum during the viscosity-increasing process on the area near the surface performed after the insulation film 704 has been deposited by condensation CVD. This is because, if the insulation film 704 is exposed to atmosphere immediately after being deposited, there is a tendency for fine particles and moisture to adsorb to the poorly viscous surface and these fine particles and the like have an adverse effect on the film properties of the insulation film 704 and on the circuits 706 subsequently formed on it.

[0250] The viscosity increasing process on the regions of an insulation film 704 solely near its surface after it has been deposited by condensation CVD should preferably be performed in the same vacuum chamber to prevent damage to, or adsorption of fine particles etc to, the insulation film 701 when it is moved.

[0251] In this embodiment the technique used is one in which TMS and oxygen radicals are reacted in a gaseous phase and the product is condensed on the surface where the deposit is to be placed (condensation CVD). The product is thought to be a polymerisation product of organic silane and oxygen radicals. The starting material organic silane monomer may also be an organic silane other than TMS. This may be, for example, tetraethylsilane, tetramethylsilane, tetraethoxysilane, hexamethyldicyloxane or tetraisopropoxysilane. In addition to oxygen gas, the oxygen radical that is reacted with organic silane may be, for example, ozone, CO, CO₂, NO, N₂O, NO₂, H₂O₂ and the like.

[0252] In this embodiment an organic radical atmosphere may be used to increase the viscosity of the insulation film near its surface after it has been formed by condensation CVD.

[0253] The actions of this are that a reaction is caused between side chains, Si terminals, O- terminals and other reactive parts and polymerisation products of organic silane and oxygen radical (e.g. (-Si (R¹ R²) - O -)_n, where R¹ and R² are side-chains), causing polymerisation cross-linking between or within the molecules that constitute the insulation film 704, making the structure of the insulation film stronger.

[0254] This strengthening by crosslinking is a requirement for insulation films from the point of view of semiconductor device technology. It also promotes the lower dielectric constant and low hygroscopy of the insulation film.

[0255] In light of this action, it is possible that when the process to increase viscosity near the film surface is performed, it may also involve something other than oxygen radicals.

[0256] Another means whereby the cross-linking may be caused in an insulation film 704, formed by condensation CVD, and increase its viscosity solely in areas near the surface may be one in which active substances that contain oxygen atoms are supplied to the areas near the surface of the insulation film 704. This may be, for example, plasma ozone of a gaseous atmosphere containing molecules with oxygen atoms.

[0257] Here, molecules with oxygen atoms, may be, for example, comprised of elements that are the same as the elements in the insulation film 704 (such as CO and CO₂) or those that are comprised of elements that are present in the isolation film 704 and elements that readily dissociate from the insulation film 704 (e.g. NO, N₂O, NO₂, H₂O and H₂O₂)

[0258] Hydrogen radicals may also be used to increase the viscosity of an insulation film 704 solely in areas near the surface. The actions of these on the constituent molecules of the insulation film 704 (e.g. (- Si (R¹R²) - O -)n ; where R¹ and R² are side-chains) are such that that a reaction is provoked in the Si - O - network so that R¹ - Si and R² - Si are each detached, as R¹ - H and R² - H, from the Si - O - network, further strengthening the chemical bonds in the insulation film.

[0259] A method in which specific functional groups in the insulation film 704 are vibrated and excited to promote their reaction may be used to increase the viscosity of a insulation film 704 solely in areas near the surface. It is preferable to use excitation light on OH bonds, which are thought to be present in very small amounts in the insulation film 704 to be a factor in low viscosity of the film.

[0260] The light that has an effect on viscosity increase corresponds to the absorption wavelength of the OH bond. This is approximately 2.6 ~ 3.3μm infrared light. Infra red length with a wavelength of 3.3 ~ 3.5 μm, which excites CH bonds thought to be in the side chains R¹ and R², is also effective in increasing viscosity of insulation film 704.

[0261] It is also effective to irradiate the film with ultraviolet light to excite the atoms of the insulation film in order to increase the viscosity near its surface. In particular, ultraviolet light with a wavelength of 142 ~ 308nm has been markedly effective. An exima lamp has been used but other light sources may also be used.

[0262] The part near the surface of the insulation film alone may be heated to increase the viscosity near the surface of the insulation film 704.

[0263] For example, if a substrate on which an insulation film 704 with low viscosity is formed is exposed to microwaves, the water molecules present in the structure of the area near the surface are excited and the area near the surface alone is heated, promoting a cross-linking reaction between the constituent molecules of the insulation film 704.

[0264] The atmosphere in which this reaction takes place should be a gas, such as nitrogen gas or argon gas, that does not inhibit cross-linking or a reduced-pressure atmosphere. It may also be a gas atmosphere containing molecules that have oxygen atoms which are active in promoting the cross-linking reaction which is generated by microwaves.

[0265] For example, a rapid heating device using infrared lamp heating may be used. If the rate of heating is too slow when this is used, not only the surface layer but also deeper parts of the insulation film 704 are heated and the cross-linking reaction occurs in these parts. This is not preferable as stress is applied to circuits 703₁ ~ 703₃, which are below the insulation film 704.

[0266] If it is considered that the specific heat, heat conduction rate and cross-linking reaction of an insulation film 704 are temperature-dependent, it is necessary that the rate of temperature rise is at least approximately 10°C per second. The temperature reached should preferably be at least 450°C to 700°C. After the substrate has reached this temperature, it is preferable to reduce the temperature rapidly to 450°C or below in order to prevent thermal deformation of the circuits 703₁ ~ 703₃.

[0267] As will be described below, in the various methods of increasing the viscosity of the area of an isolation film near its surface, the various process conditions, including the raw materials, and viscosity, of the insulation film 704, the depth at which the viscosity is increased, final viscosity and, when necessary, processing temperature, gas pressure, gas flow rate, discharge output, light quantity, processing time and rate of temperature rise, may be varied as appropriate.

[0268] Figure 8 shows the structure of one device suitable for processes such as the viscosity increasing processes described above and processes to increase the viscosity of an insulation film but, when necessary, a part of the structure of the device shown in Figure 8 may also be used. For example, the part used for the increase of viscosity in areas near the surface of an insulation film may be distinguished from the part used for depositing an insulation film and only the necessary part is then used.

[0269] A silicon substrate is used in the present invention but other substrates, such as GaAs substrate, ZnSe substrate and SOi substrate, may also be used.

[0270] In the present embodiment, the process of forming contact apertures selectively in the insulation film 704 is performed by a separate device but it is also possible to use a device that performs the process of depositing the insulation film, increasing the viscosity of areas near its surface, and forming contact apertures continuously with vacuum maintained. This series of processes may be performed in the same vacuum chamber.

[0271] As has been described below, in methods in which crosslinking reaction is provoked in the insulation film 704 with low viscosity, either on its surface or near the side wall of the contact aperture 706, in order to increase the viscosity of areas solely near the surface or near the side wall of the contact aperture 706, the viscosity may increased in deeper parts of the insulation film 704, which is undesirable as stress is applied to circuits 703₁ ~ 703₃.

[0272] If the maximum film thickness of insulation film 704 in order to prevent stress being applied to circuits 703₁ ~ 703₃, is T_{\max} , and the maximum distance from the surface of a insulation film 704 of the area in which viscosity is increased is d_{\max} , then it is preferable that, approximately, $d_{\max} \leq 0.1 T_{\max}$.

[0273] In consideration of the minimum necessary value to prevent deformation of the insulation film 704 and damage due to plasma, and a value capable of effectively mitigating this deformation and damage, the distance d_{\max} , the maximum distance of the area in an insulation film 704 where viscosity is high from the surface or side wall of a contact aperture 706 should preferably be $10\text{nm} \leq d_{\max} \leq 100\text{nm}$.

[0274] As stated above, another means of achieving a structure with high viscosity near the surface is one in which, rather than increasing the viscosity of an area of an insulation film 704 with low viscosity (insulation film 1), another insulation film with high viscosity (insulation film 2) may also be formed.

[0275] When this is done, the thickness of the insulation film 2 may be varied optionally, not necessarily in the range of d_{\max} , as necessitated by the material of the insulation film 2 and the design of the semiconductor device. Insulation film 2 should preferably be formed after the formation of the insulation film 1 and before the process in which the via hole is formed. It may also be formed after the formation of the via-hole. In such cases, it is possible to form the insulation film 2 on the bottom surface of the via-hole. If the

film thickness of the insulation film 2 formed on the base surface of the via hole is great, it is necessary to form a via hole again.

[0276] In, for example the condensation CVD method used in the present invention, the process conditions used are such that the viscosity of the insulation film is increased for the insulation film 2, which has a higher viscosity than the insulation film 1.

[0277] Specifically, for example, the degree of polymerisation of the polymerisation product of organic silane and oxygen radicals may be increased, either by reducing the flow rate of starting material oxygen gas in comparison with the organic silane gas or by increasing the discharge output for the generation of oxygen radicals.

[0278] The formation process for the insulation film 2 may be, for example, a tetraoxysilane (TEOS) – ozone method or a polymerisation process of organic substances to form a high-molecular film.

[0279] The formation of insulation film 2, which is after the formation of insulation film 1, should preferably be performed continuously with vacuum maintained. If the substrate is exposed to atmosphere immediately after the deposition of the insulation film 1, there is a tendency for fine particles and moisture to be adsorbed to the surface of the film, which has low viscosity, and this may have an adverse effect on the film quality of the insulation film and the circuits formed on this.

[0280] The formation of insulation film 2, which is after the formation of insulation film 1, should preferably be performed in the same vacuum in order to prevent any damage which may be caused when the film is moved and adsorption of fine particles and moisture.

[0281] After the formation of the insulation film 1 by condensation CVD and before the formation of the condensation film 2, a process may be performed in which the viscosity of the area near the surface of the insulation film is increased (insulation film 704).

[0282] In this embodiment, the description has involved a case in which condensation CVD is used but methods other than condensation CVD of forming low-viscosity films may also be used. The properties of flow dielectric constant, low hygroscopy and low viscosity, which are required for an insulation film, are based on requirements such as high-speed reactivity of the circuits, thermal stress and height difference covering properties.

[0283] In particular, it is necessary to form an insulation film with low viscosity on the substrate as a countermeasure to deal with problems such as height difference covering properties, thermal stress and surface flatness. It is the object of the present invention to maintain the required properties of low dielectric constant, low hygroscopy and low internal viscosity while improving resistance to film damage and improvement of process precision, by forming a structure with high viscosity solely in an area near the surface of the film.

[0284] However, the scope of the invention is not limited by the embodiments described above. For example in the above embodiments, the descriptions have involved the application of the present invention to interlayer insulation films but the present invention may also be applied to passivation films.

[0285] In such cases, as shown in Figure 10, when a large area of passivation insulation film 805 is present in the vicinity of the bonding pad and near the peripheral circuits, a dummy pillar 806 is formed when circuit 803 is formed by patterning of the aluminium alloy film. Passivation insulation film 805 is formed by the same method as for the interlayer insulation film 204.

[0286] A different material from the said silicon oxide film 804, such as plasma CVD silicon oxide film and silicon nitrate film, may be used to form the dummy pillar 806.

[0287] The problem of deformation of the passivation insulation film 805 by the pressure applied to the circuits 803 during bonding and other processes, may be prevented by this. In the figure 801 is a silicon substrate and 807 is a via-hole,

[0288] The same effect may be achieved by curing the surface of the passivation insulation film at a low temperate of no higher than 300°C instead of forming a dummy pillar 806.

[0289]

[Effects of the Invention] When the methods according to the invention are used, it is possible to produce an insulation film which has a good shape in a precise area and is capable of filling cavities.

[Simple Description of the Figures]

[Figure 1] A typical diagram showing the simplified structure of a semiconductor manufacturing device according Embodiment 1 of the invention

[Figure 2] A typical diagram showing the nitrogen gas feed equipment.

[Figure 3] A typical diagram showing the simplified structure of a semiconductor manufacturing device according Embodiment 2 of the invention.

[Figure 4] A typical diagram showing the simplified structure of a semiconductor manufacturing device according Embodiment 3 of the invention.

[Figure 5] A process sectional diagram showing the manufacture of a semiconductor device according Embodiment 3 of the invention.

[Figure 6] A figure showing the dependency of the film thickness of an insulation film on its foundation.

[Figure 7] A process sectional diagram showing the manufacture of a semiconductor device according to Embodiment 4 of the invention.

[Figure 8] A typical diagram showing the simplified structure of a semiconductor manufacturing device according Embodiment 5 of the invention

[Figure 9] A process sectional diagram showing the manufacture of a semiconductor device according to Embodiment 5 of the invention.

[Figure 10] A figure showing a method of preventing deformation of a soft passivation insulation film according to the invention.

[Legend]

1 ... vacuum chamber

2 ... exhaust port

3 ..., substrate supporting stand

4 ... silicon substrate

5, 15, 19, 30, 34 ... tubes

6, 8, 16, 18, 31, 33 ... stop valves

7, 17, 32 ... mass flowmeters

9, 12 ... attachment

10 ... cavity

11 ... Al₂O₃ tube

36 ... sheath heater

35, 35' ... copper tube
41 ... heat source
42 .. thermal insulation material
101 ... tube
102, 104, 105, 107, 110 ... stop valves
103 ... mass flowmeter
106, 109 ... branch tube
108 ... spiral tube
111 ... liquid nitrogen vat
112 ... liquid nitrogen
201 ... silicon substrate
202 ... silicon oxide film
203 ... tube
204 ... interlayer insulation film
301 ... vacuum chamber
302 ... exhaust port
303 ... substrate supporting stand
304 ... silicon substrate
305, 315, 330, 334 ... tubes
306, 308, 316, 318, 331, 333 ... stop valves
307, 317, 332 ... mass flowmeter
309, 312 ... attachment
310 ... cavity
311 ... Al₂O₃ film
319 ... stainless steel tube
335, 335' ... copper tube
401 ... silicon substrate
402 ... silicon oxide film (insulation film 1)
403 ... aluminium alloy circuit
404 ... groove between circuits
405 ... silicon oxide film (insulation film 2)

406 ... SiO₂ film (insulation film 3)
501 ... silicon substrate
502 ... silicon oxide film (insulation film 1)
503 ... aluminium alloy circuit
504 ... groove between circuits
505 ... silicon oxide film (insulation film 2)
506 ... SiO₂ film (insulation film 3)
601 ..., vacuum chamber
602 ... exhaust port
603 ... substrate supporting stand
604 ... silicon substrate
605, 615, 630, 634 ... tubes
606₁ ~ 606₉ ... valves
608, 616, 618, 631, 633, 651, 652 ... valves
607₁ ~ 607₉, 617, 632 ... mass flow controllers
609, 612 ... attachments
610 ... plasma generating discharge electrodes
611 ... sapphire tube
619 ... stainless steel tube
635, 635' ... copper tubes
636, 641 ... heaters
642 ... thermal insulation material
653 ... ozoniser
654, 655 ... light source
656 ... microwave generating electrodes
701 ... silicon substrate
702 ... silicon oxide film
703₁ ~ 703₃ ... circuits (dielectric film 1)
704 ... insulation film
705 ... circuits dielectric film 2)
706 ... connection hole

Figure 1

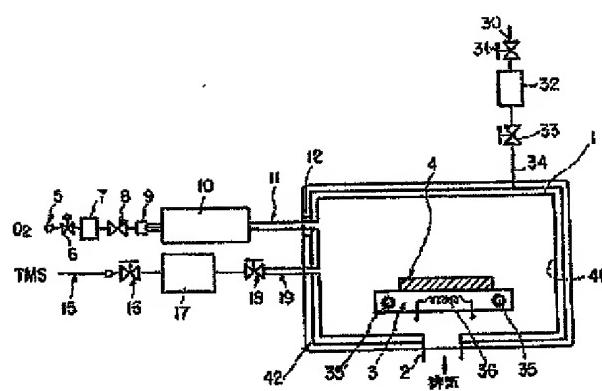


Figure 3

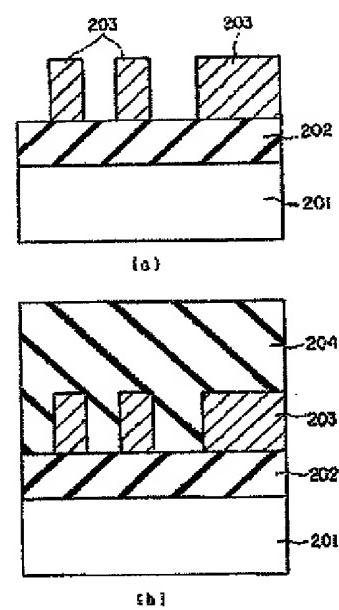


Figure 2

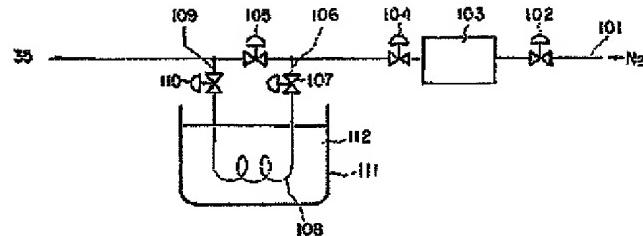


Figure 4

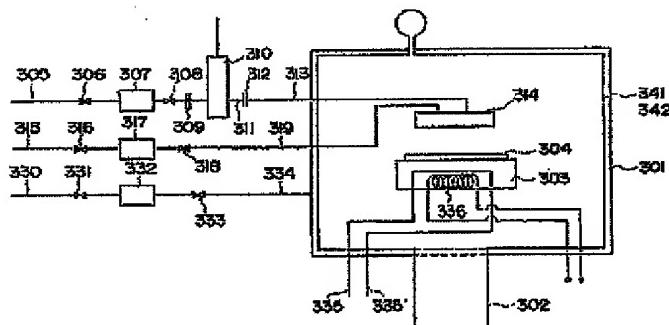


Figure 6

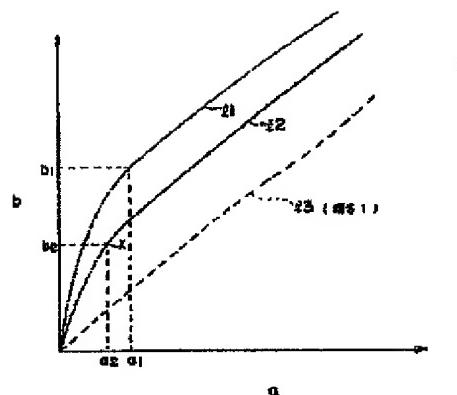


Figure 5

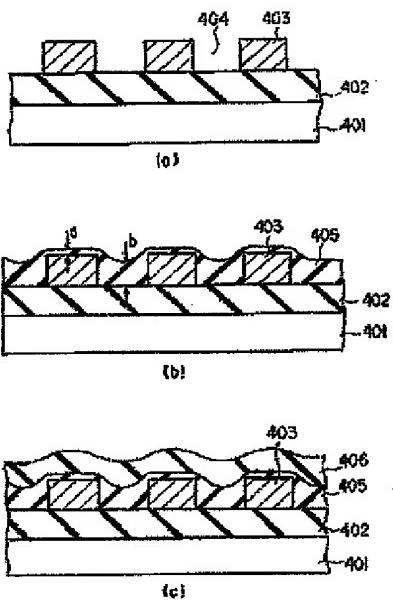


Figure 7

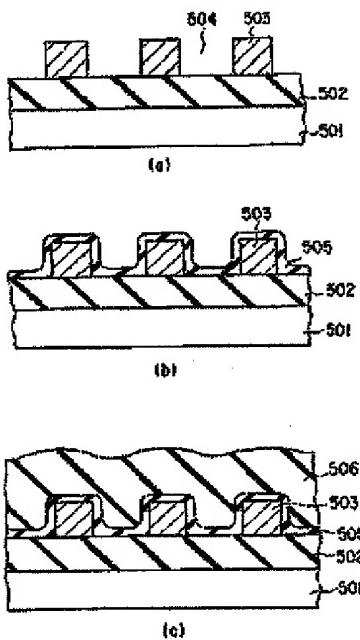


Figure 8

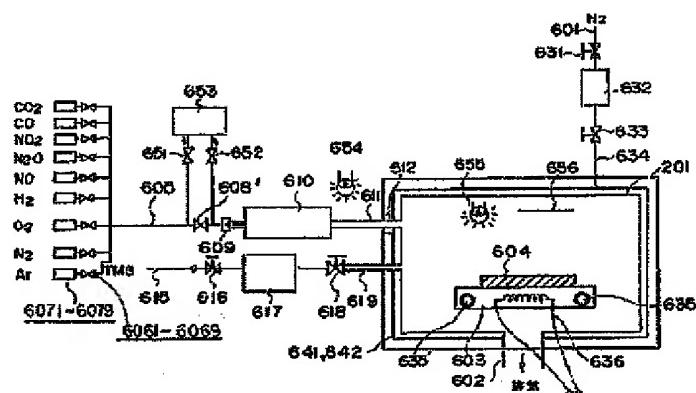


Figure 9

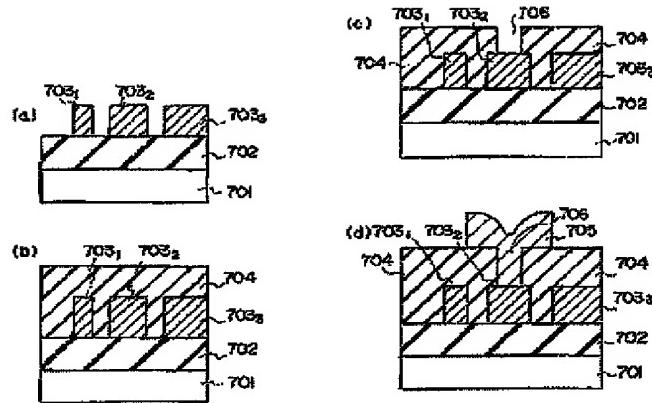
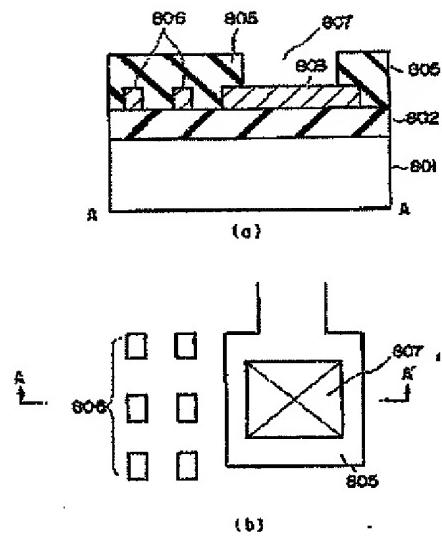


Figure 10



(10) 日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237785

(13) 公開日 平成9年(1997)9月9日

(60) InvCL*	請求項号	内文登録番号	F.I.	技術表示箇所
H01L 21/858			H01L 21/318	X
21/788			21/90	K
21/31			21/95	

特許請求の範囲 O.I. (全2頁)

(21) 出願番号 特願平9-62330
 (22) 出願日 平成8年(1996)3月25日
 (31) 権利種別等 专利平9-342894
 (33) 発明日 平成(1996)12月26日
 (35) 発明主権者 日本 (J.P.)

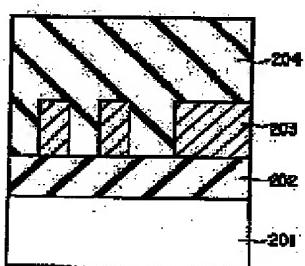
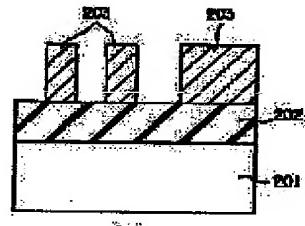
(71) 出願人 株式会社東芝
 〒243川崎市川崎市幸区横川町72番地
 (72)発明者 伊藤 仁
 神奈川県川崎市幸区小向東三丁目1番地 株式会社東芝技術開発センター内
 (73) 著記者 木見 明子
 神奈川県川崎市幸区小向東三丁目1番地 株式会社東芝技術開発センター内
 (74) 採用者 丹羽 高
 神奈川県川崎市幸区小向東三丁目1番地 株式会社東芝技術開発センター内
 (75) 代理人 井澤士 律江 弘志

(50) 【発明の名前】 半導体装置およびその製造方法

(57) 【要約】

【課題】高熱差板極性、低誘電率かつ低吸湿性の層間絶縁膜を提供すること。

【解決手段】層間絕縁膜203として、シリコン、氷素、炭素および水素の化合物からなり、かつ室温で粘性を有し、粘度が1,000c.p.s以上30,000,000c.p.s以下の超柔膜を用いる。



【特許請求の範囲】

【請求項 1】シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする半導体装置。

【請求項 2】シリコン、酸素、炭素および水素の化合物からなり、室温で粘性を有し、かつ粘度が 1000 c.p.s. 以上 3000 c.p.s. 以下である絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする半導体装置。

【請求項 3】前記絶縁膜は、比誘電率が 1.8 以上 3.2 以下であることを特徴とする請求項 1 または請求項 2 に記載の半導体装置。

【請求項 4】素子が形成された半導体基板と、この半導体基板上に設けられた第 1 の絶縁膜と、この第 1 の絶縁膜上に設けられ、該第 1 の絶縁膜に形成された接続孔を介して前記素子と電気的に接続するものを含む複数の配線と、

これら配線の全面およびこれら配線間の前記第 1 の絶縁膜上に形成され、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第 2 の絶縁膜とこの第 2 の絶縁膜上に形成され、該第 2 の絶縁膜とは材料が異なる第 3 の絶縁膜とを具備してなることを特徴とする半導体装置。

【請求項 5】素子が形成された半導体基板上に第 1 の絶縁膜を形成する工程と、この第 1 の絶縁膜に接続孔を形成して前記素子に電気的に接続するものを含む複数の配線を前記第 1 の絶縁膜上に形成する工程と、

この第 1 の絶縁膜に接続孔を形成して前記素子に電気的に接続するものを含む複数の配線を前記第 1 の絶縁膜上に形成する工程と、

これら配線間の前記第 1 の絶縁膜上に、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第 2 の絶縁膜を形成する工程と、

前記配線および第 2 の絶縁膜上に前記第 2 の絶縁膜とは材料が異なる第 3 の絶縁膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 6】第 1 の導電膜と、

この第 1 の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第 1 の導電膜と電気的に接続する第 2 の導電膜とを具備してなり、

前記絶縁膜のうち、前記接続孔以外の部分における前記第 2 の導電膜との界面近傍部分の粘度が 1000 c.p.s. 以上、第 2 の導電膜との界面近傍部分以外の部分の粘度が 10000 c.p.s. 未満であることを特徴とする半導体装置。

【請求項 7】第 1 の導電膜を覆う粘度が 10000 c.p.s. 未満の絶縁膜を形成する工程と、

この絶縁膜上に前記第 1 の導電膜に電気的に接続する第 2 の導電膜を形成するとともに、前記絶縁膜の表面近傍

部分の粘度を 10000 c.p.s. 以上にする粘度増加処理を行なう工程とを有することを特徴とする半導体装置の製造方法。

【請求項 8】第 1 の導電膜を覆う粘度が 10000 c.p.s. 未満の第 1 の絶縁膜を形成する工程と、

この第 1 の絶縁膜上に粘度が 10000 c.p.s. 以上の第 2 の絶縁膜を形成する工程と、

この第 2 の絶縁膜上に前記第 1 の導電膜に電気的に接続する第 2 の導電膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0.0.0.1】

【発明の属する技術分野】本発明は、層間絶縁膜、保護絶縁膜（パッケージョン膜）などの絶縁膜に特徴がある半導体装置およびその製造方法に関する。

【0.0.0.2】

【従来の技術】近年、コンピューター や通信機器の重要な部分には、多數のトランジスタや抵抗等を垂直回路を構成するようむすびつけ、1チップ上に集積化して形成した大規模集成回路（LSI）が利用されている。このため、装置全体の性能は、LSI 単体の性能と大きく結び付いている。

【0.0.0.3】LSI 単体の性能向上は、集積度を高めること、つまり、素子の微細化により実現できる。しかし、素子の微細化に関して現在ではプロセス上種々の問題が発生している。

【0.0.0.4】例えば、A1 合金配線を例にとると、配線幅・配線間隔について微細化は進む一方であるが、配線厚については紙やかな傾向でしか微細化が進んでいない。このため、A1 合金配線を覆うようにシリコン酸化膜を形成した場合、配線間の隙には完全にはシリコン酸化膜で埋められず、絶縁膜中に空洞（ボイド）が生じる。この空洞は H_2O 等が蒸着する原因となり、これ以後にじわじわとじみ出でて A1 合金配線が腐食するという問題が生じる。

【0.0.0.5】また、従来のシリコン酸化膜は、本質的に持つ耐応力が、つまり、大きな耐応力のために、A1 合金配線が断線する（サーマルマイグレーション）現象が生じるという問題がある。

【0.0.0.6】空洞を形成せずに配線間の微細な溝を埋める方法として、例えば、スピンドル・グラス（SOG：Spin On Glass）を塗って焼成する方法が知られている。

【0.0.0.7】この方法では、微細な溝に SOG を塗り込むために、SOG は低粘度である必要がある。低粘度の SOG は、焼き固めたときの堆積収縮が大きく、割れが生じたり、また、水分も十分には除去されない。したがって、この方法には、その後の工程で、A1 合金配線が腐食するという問題があった。

【0.0.0.8】一方、次世代のより高速な半導体装置を製

達するためには、A-I 合金配線間を分離する層間絶縁膜は今よりも低誘電率であることが望まれている。この要請に対して、例えば、F を添加したシリコン酸化膜（F 添加シリコン酸化膜）が有望視されている。

【00.09】しかし、誘電率を低くするために F 温度を高くすると、吸湿性が増加するため、プロセス中に F 添加シリコン酸化膜から水が放出し、層間絶縁膜としての機能が低下したり、A-I 合金配線が腐食するという問題が生じる。

【00.10】

【発明が解決しようとする課題】上述の如く、層間絶縁膜としてシリコン酸化膜を用いた場合、埋め込み形状が良好でないため、空洞を形成せずに微細な配線間の水平方向の隙間（隙）を埋めることができなかった。このため、配線間に水が残存し、配線が腐食するという問題があった。

【00.11】そこで、配線間の微細な溝に低粘度の SO-G を塗って接着する方法が提案された。しかし、低粘度の SO-G は、焼き固めたときの堆積物が大きく、割れが生じたり、また、水分も十分に排除されない（以下して、その後の工程で、配線が腐食するという問題があった。

【00.12】一方、次世代のより高密度な半導体装置を製造するための低誘電率の層間絶縁膜として、F 添加シリコン酸化膜が有望視されている。しかし、誘電率を低くするために F 温度を高くすると、吸湿性が増加するため、プロセス中に F 添加シリコン酸化膜から水が放出し、層間絶縁膜としての機能が低下したり、配線が腐食するという問題があった。

【00.13】本発明は、上記書物を考慮してなされたもので、その目的とするところは、層間絶縁膜を埋め込むのに有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【00.14】特に本発明（請求項1～請求項3）は、従来よりも埋め込み形状が良く、低誘電率かつ低吸湿性の層間絶縁膜および保護絶縁膜の少なくとも一方に用いられる有効な絶縁膜を有する半導体装置を提供することにある。

【00.15】特に本発明（請求項4～請求項6）は、従来よりも埋め込み形状（高吸湿性）が良く、かつ後工程（例えば焼付孔の形成工程、配線の形成工程）に与える影響が少ない層間絶縁膜として有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【00.16】特に本発明（請求項7～請求項9）は、従来よりも埋め込み形状（高吸湿性）が良く、かつ後工程（焼付孔の形成工程、配線の形成工程）に与える影響が少ない層間絶縁膜として有効な絶縁膜を有する半導体装置およびその製造方法を提供することにある。

【00.17】【発明の構成】

【00.18】

【課題を解決するための手段】

【概要】上記目的を達成するため（二）本発明に係る半導体装置（請求項1）は、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする。

【00.19】また、本発明に係る他の半導体装置（請求項2）は、シリコン、酸素、炭素および水素の化合物からなり、室温で粘性を有し、かつ粘度が 10.0 × 10⁻⁵ 以上 30.0 × 10⁻⁵ c.P.s 以下である絶縁膜が、層間絶縁膜および保護絶縁膜の少なくとも一方に用いられたことを特徴とする。

【00.20】ここで、室温とは、概ね 15～30℃ の範囲の温度である。

【00.21】また、本発明に係る他の半導体装置（請求項3）は、上記半導体装置（請求項1、請求項2）において、前記絶縁膜の比誘電率が 1.0 以上 2.0 以下（好みしくは 2.0 以下）であることを特徴とする本発明（請求項1～請求項3）の好みしい形態は以下の通りである。

【00.22】（1）前記絶縁膜は、主鎖として -[S-i(R₁R₂)₂-O-S-i(R₁R₂)₂-O-]_n - の構造を持ち、R₁ が -O-H_{2n+1} (n は正の整数) である。

【00.23】（2）前記絶縁膜は、主鎖として -[S-i(R₁)₂-O-S-i(R₁)₂-O-]_n - の構造を持ち、R₁ が -O-C_nH_{2n+1} (n は正の整数) である。

【00.24】（3）前記絶縁膜は、主鎖として -[S-i(R₁R₂)₂-O-S-i(R₁R₂)₂-O-]_1-n - の構造を持ち、R₁ が -O-H_{2n+1} (n は正の整数) であり、R₂ が -C_nH_{2n+1} (n は正の整数)。かつ n と m とは異なる。

【00.25】（4）前記絶縁膜は、主鎖として -[S-i(R₁R₂)₂-O-S-i(R₁R₂)₂-O-]_1-n - の構造を持ち、R₁ が -O-C_nH_{2n+1} (n は正の整数) であり、R₂ が -O-C_mH_{2m+1} (m は正の整数) であり、かつ n と m とは異なる。

【00.26】（5）前記絶縁膜は、主鎖として -[S-i(R₁R₂)₂-O-S-i(R₁R₂)₂-O-]_1-n - の構造を持ち、R₁ は -O-C_nH_{2n+1} (n は正の整数) または -C_nH_{2n+1} (n は正の整数) であり、R₂ は -O-C_mH_{2m+1} (m は正の整数) または -C_mH_{2m+1} (m は正の整数) であり、n と m とは異なり、かつ R₁ と R₂ とは他の主鎖に属する隣接の R₁ または R₂ と少なくとも 1 個以上が -O- を介して結合している。

【00.27】（6）前記絶縁膜を広い範囲にわたって形成した場合に、前記絶縁膜の流動および変形に対して抵抗力を生成する金属材料または前記絶縁膜の絕縁材料とは異なる絶縁材料からなる性を前記絶縁膜中に設けて、該絶縁膜に応力が加わっても変形が起こらないようにする。

【0026】(7) 前記絶縁膜の表面近傍の粘度を他の部分の粘度よりも高くすることで、前記絶縁膜に応力が加わっても変形が起らぬようになる。

【0027】(8) 前記絶縁膜は、65.0℃以下の温度では、膜内で反応を起こさず、水分を放出しない。

【0028】(9) 前記絶縁膜はCVD法により形成したものである。

【0029】(10) 上記CVD法は、基板温度を原料ガスまたは原料ガスが気相中で反応してきた反応中間体の融点以上沸点以下に設定して行なう。

【0030】また、本発明に係る他の半導体装置（請求項4）は、素子が形成された半導体基板と、この半導体基板上に設けられた第1の絶縁膜と、この第1の絶縁膜上に設けられ、該第1の絶縁膜に形成された接続孔を介して前記素子と電気的に接続するものを含む複数の配線と、これら配線の全面およびこれら配線間の前記第1の絶縁膜上に形成され、シリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第2の絶縁膜と、この第2の絶縁膜上に形成され、該第2の絶縁膜とは材料が異なる第3の絶縁膜とを備えたことを特徴とする半導体装置。

【0031】また、本発明に係る他の半導体装置の製造方法（請求項5）は、素子が形成された半導体基板上に第1の絶縁膜を形成する工程と、この第1の絶縁膜に接続孔を形成して前記素子に電気的に接続するものを含む複数の配線を前記第1の絶縁膜上に形成する工程と、これら配線間の前記第1の絶縁膜上にシリコン、酸素、炭素および水素の化合物からなり、かつ炭素の含有率がシリコンの含有率よりも大きい第2の絶縁膜を形成する工程と、前記配線および第2の絶縁膜上に該第3の絶縁膜とは材料が異なる第3の絶縁膜を形成する工程とを有することを特徴とする。

【0032】また、本発明（請求項4、請求項5）において、成膜材料として有機シランおよび耐熱状態の酸素を用い、基板温度を400℃以上500℃以下に設定してCVD法により前記第2の絶縁膜を形成することが好ましい。

【0033】本発明（請求項4、請求項5）において、材料が異なるとは、材料として用いられる元素は同じだが元素の組成比が異なる場合、材料として用いられる元素が異なる場合の両方の意味で用いている。

【0034】また、本発明（請求項4、請求項5）において、第2の絶縁膜の上面における第3の絶縁膜の膜厚は、配線膜の上の第1の絶縁膜上における第3の絶縁膜の膜厚よりも薄いことが好ましい。

【0035】また、第1、第3の絶縁膜は、シリコン酸化膜であることが好ましい。

【0036】本発明に係る他の半導体装置（請求項6）は、第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に

形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを備えてなり、前記絶縁膜のうち、前記接続孔以外の部分における前記第2の導電膜との界面近傍部分の粘度が10.000.0.0以上、第2の導電膜との界面近傍部分以外の部分の粘度が10.000.0.0未満であることを特徴とする。

【0037】本発明に係る他の半導体装置の製造方法（請求項7）は、第1の導電膜を覆う粘度が10.000.0.0以上未満の絶縁膜を形成する工程と、この絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成するとともに、前記絶縁膜の表面近傍部分の粘度を10.000.0.0以上にする粘度増加処理を行なう工程とを有することを特徴とする。

【0038】本発明に係る他の半導体装置の製造方法（請求項8）は、第1の導電膜を覆う粘度が10.000.0.0以上未満の第1の絶縁膜を形成する工程と、この第1の絶縁膜上に粘度が10.000.0.0以上の第2の絶縁膜を形成する工程と、この第2の絶縁膜上に前記第1の導電膜に電気的に接続する第2の導電膜を形成する工程とを有することを特徴とする。

【0039】本発明（請求項6～請求項8）の好ましい形態は以下の通りである。

【0040】(1) 本発明（請求項6）において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分の粘度を10.000.0.0以上にする。

【0041】(2) 本発明（請求項7）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、酸素原子を有する分子を少なくとも含むガスのプラズマに前記絶縁膜を晒す工程からなる。

【0042】(3) 本発明（請求項7、請求項8）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、酸素ラジカル、オゾン、または水素ラジカルを含むガスに前記絶縁膜を晒す工程からなる。

【0043】(4) 本発明（請求項7、請求項8）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、波長2.5～3.0μmの紫外線を前記絶縁膜に照射する工程からなる。

【0044】(5) 本発明（請求項7、請求項8）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、波長1.42～3.08nmの紫外線を前記絶縁膜に照射する工程からなる。

【0045】(6) 本発明（請求項7、請求項8）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、前記絶縁膜を酸素原子を有する分子を含むガス、不活性ガス、または減圧等圧気中でマイクロ波に晒す工程からなる。

【0046】(7) 本発明（請求項7、請求項8）において、絶縁膜の表面近傍部分の粘度を10.000.0.0以上とする工程は、前記絶縁膜が形成された基板を毎秒1.0℃以上の昇温速度で加热し450℃またはそれ以下の

温度に保持する工程からなる。

【0049】(9) 本発明(請求項7、請求項8)において、絶縁膜の表面近傍部分の粘度を1.000.0 c.p以上とする工程は、前記絶縁膜が形成された基板を毎秒1.0 m以上的昇温速度で加热し、450°Cを超えて以下にする工程からなる。

【0049】(9) 製造装置としては、第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを有する半導体装置の製造装置において、第1の導電膜を覆う粘度が1.000.0 c.p未満の絶縁膜を形成する工程と、この絶縁膜の表面近傍部分の粘度を1.000.0 c.p以上にする工程とを、真空を破らずに連続的に行なえるものを用いる。

【0050】(10) (9) の製造装置において、真空を破らずに連続的に行なう工程は、同一の真空槽で行なうようになっている。

【0051】(11) 本発明(請求項6)、(1)において、絶縁膜としてCVD法により形成されたものを用いる。

【0052】(12) 本発明(請求項7～請求項8)、(2)～(8)において、絶縁膜を形成する際にCVD法を用いる。

【0053】(13) (9)、(10)において、絶縁膜の形成はCVD装置により行なわれる。

【0054】(14) 本発明(請求項6)、(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、上記界面近傍部分の第2の導電膜との界面からの最大距離を d_{max} としたとき、 $d_{max} = 0$ 、 t_{max} を満たす部分である。

【0055】(15) 本発明(請求項6)、(1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、上記界面近傍部分の第2の導電膜との界面からの最大距離を t_{max} としたとき、 $1.0 \text{ nm} \leq d_{max} \leq 1.0 \text{ nm}$ を満たす部分である。

【0056】(16) (1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、前記絶縁膜の接続孔の側壁からの最大距離を d_{max} としたとき、 $d_{max} = 0$ 、 t_{max} を満たす部分である。

【0057】(17) (1)において、絶縁膜の接続孔の側壁部分における第2の導電膜との界面近傍部分は、上記接続孔の側壁からの最大距離を d_{max} としたとき、 $1.0 \text{ nm} \leq d_{max} \leq 1.0 \text{ nm}$ を満たす部分である。

【0058】(18) 本発明(請求項7)、(2)～(8)、(9)、(10)において、絶縁膜の表面近傍部分は、前記絶縁膜の最大膜厚を t_{max} 、上記表面近傍部分の表面からの最大距離を d_{max} としたとき、 d_{max}

= 0、 t_{max} を満たす部分である。

【0059】(19) 本発明(請求項7)、(2)～(8)、(9)、(10)において、絶縁膜の表面近傍部分は、この表面近傍部分の表面からの最大距離を d_{max} としたとき、 $1.0 \text{ nm} \leq d_{max} \leq 1.0 \text{ nm}$ を満たす部分である。

【0059】(20) 製造装置として、第1の導電膜と、この第1の導電膜を覆うように形成された絶縁膜と、この絶縁膜に設けられ、該絶縁膜に形成された接続孔を介して前記第1の導電膜と電気的に接続する第2の導電膜とを有する半導体装置の製造装置において、第1の導電膜を覆う粘度が1.000.0 c.p未満の第1の絶縁膜を形成する工程と、この第1の絶縁膜上に粘度が1.000.0 c.p以上の第2の絶縁膜を形成する工程とを、真空を破らずに連続的に行なえるものを用いる。

【0060】(21) (20)において、真空を破らずに連続的に行なう工程は、同一の真空槽で行なうようになっている。

【0061】(22) 本発明(請求項7)において、前記第1の導電膜と前記第2の導電膜とを電気的に接続するための接続孔を前記絶縁膜に形成する工程の前または後、もしくは前後両方で、前記粘度増加処理を行なう。接続孔の形成前に粘度増加処理を行なうことが、形状の良いレジストパターンを形成し、良好な形状の接続孔を形成するのに子ましい。また、接続孔の形成後に行なう場合には、接続孔側壁部に上記処理が施されることとなり、例えば、その後のスパッタプラズマに晒されるごとにによる特性劣化を防ぐようになる。

【0062】[作用]シリコン、炭素、炭素および水素の化合物からなる絶縁膜において、炭素の含有率がシリコンの含有率よりも大きくなると、高温で粘性(粘度:1.00.0 c.p以上より1.00.0 c.p以下)を有するようになり、微細な構内における埋め込み形状を改善できることが分かった。

【0063】例えば、アスペクト比1を越える高アスペクト比の構内を発生することなく埋め込むことができる事が分かった。

【0064】また、このような粘性を有するシリコン、炭素、炭素および水素の化合物からなる絶縁膜は、導電率および吸湿性も悪くなることが分かった。例えば、導電率は1.0以上、2以下の中間にすることができる。なお、約550°Cまでの加熱に対して安定で、水分の放出もないことも分かった。

【0065】したがって、このような絶縁膜を層間絶縁膜、保護絶縁膜として用いた本発明(請求項1～請求項3)によれば、従来よりも埋め込み形状が良く、導電率かつ低吸湿性の層間絶縁膜および保護絶縁膜を実現できるようになる。

【0066】また、上記絶縁膜は、大きな粘性を有することから、その粘着力は小さいものとなる。

【図67】したがって、上記絶縁膜を第2の絶縁膜（肩端絶縁膜）として用いた本発明（請求項4～請求項6）によれば、従来よりも埋め込み形状が良く、伝説率がかつ低熱応力の第2の絶縁膜（肩端絶縁膜）を有する半導体装置およびその製造方法を実現できるようになります。

【図068】このような第2の鉛錆膜(局間鉛錆膜)をA+配線等の配線線上に形成した場合には、配線には大きな熱応力がかかるないので、ストレスマイグレーションの発生を効果的に防止できるようになる。

「0069」また、本発明（請求項4～請求項5）では、第2の絶縁膜上に、該第2の絶縁膜とは材料が異なる第3の絶縁膜を形成している。したがって、この第3の絶縁膜により、第2の絶縁膜の拘束する不都合を防止できるようになる。

【図070】例えば、第3の粘弹性を従来の層間粘弹性と同じものとすれば、第2の粘弹性の性質を考慮して上層の配線を形成する必要がなくなり、従来と同じプロセスにより上層の配線を形成することができるようにな
る。

【0071】また、本発明（請求項1～請求項8）では、粘結膜の全体の粘度を高くするのではなく、土層の第2の導電性が形成される部分の粘度を高くしているので、従来よりも埋め込み形状が直く、しかも、各工程（例えば焼却炉の形成工程、配線の形成工程）に与える影響も少なくできるようになる。

【0007-2】具体的には以下の通りである。前輪 CV-D 法を用いることにより、走行度、低速運転、低燃費性の実験結果（本発明の 100,000 km 未満の絶縁膜に相当）を形成できることがわかれている。

【0073】このような状態の低い绝缘膜上に配線となる金属膜を例えばマグネットロン・スパッタリング法等のスパッタリング法により形成する場合、スパッタリングに用いられるプラズマなどによって绝缘膜表面が着しく損傷を受ける。

【007-4】このため、絶縁膜の構成分子の化学結合の一部が切断されたり、絕縁膜とその上方に形成される配線（本発明の第2の導電膜に相当）との界面に凹凸が生じることにより、絶縁膜で隔てられた二つの配線（本発明の第1、第2の導電膜に相当）間にリード電流が流れやすくなり、絶縁膜の絶縁特性が劣化するという問題がある。

【ロロフ5】しかし、本発明のように、上層の第2の導電膜が形成される部分の絶縁膜の粘度を高くすれば、プラスマなどによる絶縁膜表面の損耗を十分に小さくでき、絶縁膜の絶縁特性の劣化を効果的に防止できるようになる。

【007-6】また、粘度の低い絶縁膜に、その上下の配線間の接続孔（ヴィアホール）を開孔する場合、絶縁膜の変形によりヴィアホールの位置や形状が不安定になる

が、本発明のように部分的に粘度を高くすれば、上記ガイヤードホールに係る問題を防止できるようになる。

30077

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態（以下、実施形態という）を説明する。

【0078】(第1の実施形態)図-1は、本発明の第1の実施形態で使用する半導体製造装置の概略構成を示す模式図である。

1007.9) 図中、1は真空槽を示しており、この真空槽 1は排気口 2を介して排気装置(不図示)に接がっている。真空槽 1は上記排気装置により高真空に排気でき、その到達真空度は2×10⁻²トロント以上である。

【0080】 真空槽1内にはステンレス製の基板支持台3が設けられており、この基板支持台3上にはシリコン基板4が支持されている。

[図9.1] 真空槽1には、各種ガスを供給するための配管が接続されている。すなわち、真空槽1には、塩素を供給するステンレス製の配管5、デドラ・メチル・ジラン(SI-CH₃)₂、以下:T-M-Sと略記する)を流すためのステンレス製の配管15および空気ガスを流すためのステンレス製の配管30が接続されている。塩素を供給する配管5(端部のため酸素の供給装置は省略せず)は、ストップ・バルブ8、質量流量計7、ストップ・バルブ9、アタッチメント9を介してA-I2-O3管11に接続されている。

【00.82】このA12.03.管1はアタッチメント12を介して空気槽11に接続されている。さらにA12.03.管1の途中には、マイクロ波吸収用のキャビティ10が設置されている。なお、マイクロ波発振およびマイクロ波供給部は図示していない。

[10083] TMSを供給するための配管15(簡単のためTMSの供給装置は省略せず)は、ストップ・バルブ16、質量流量計17、ストップ・バルブ18、ステンレス製の配管19を介して真空槽11に接続されている。

【セロヨウ】記号 \square を介して冷す室素ガス（幅卓のため室素ガスの供給装置は国示せず）は、シリコン基板 δ の出し入れのために真空槽 λ 内を大気圧に戻したり、冷却されたシリコン基板 δ の温度を室温まで戻す時間を短縮することを目的として真空槽 λ 内の圧力を調整するためのものである。

【00-85】なお、窒素ガスは、シリコン基板上にシリコジ酸化膜を堆積する際の圧力調整のために流しても良い。

[100-86] 配管3.0は、ストップ・バルブヨリ、質量流量計ヨリ、ストップ・バルブヨリ、ステンレス製の配管3.4を介して左側に接続する。

【00-87】基板支持台3の内部には、基板支持台冷却・保温用の銅管35、35'（銅管35はガスの供給側の銅管、銅管35'はガスの出口側の銅管を意味）が埋

の込まれており、これら配管3.5, 3.5²は、図2に示す冷却された空素および室温の窒素ガスの供給装置に接続されている。

【0008B】図2の供給装置を簡単に説明すると、図中、1.01は空素を流すための配管を示しており、この配管1.01は、図示しない空素の供給装置に接続されている。配管1.01は、ストップ・バルブ1.02、質量流量計1.03、ストップ・バルブ1.04、1.05を介して図1に示す基板支持台冷却・保温用の配管3.5に接続されている。

【0008C】ストップ・バルブ1.05を接んで配管1.06、1.09が分歧しており、配管1.06はストップ・バルブ1.07を介してスパイラル管1.08に接続されており、このスパイラル管1.08はストップ・バルブ1.10を介して配管1.09に接続されており、この配管1.09は図1に示す配管3.5につながっている。

【0009D】また、スパイラル管1.08は、液体窒素槽の1.11に詰められた液体窒素1.12中に浸されており、スパイラル管1.08を流れる空素ガスは概ね液体窒素温度まで冷却されるようになっている。

【0009E】シリコン基板4を冷却したいときはスパイラル管1.08側を通し、また、シリコン酸化膜の陥没を防いで冷却したシリコン基板4を室温に戻したいときは、バルブ1.05を開いて室温の窒素ガスを配管3.5に供給する。

【0009F】それにより、質量流量計で制御した空素ガスを液体窒素冷却して配管3.5から配管3.5²と接するにより、基板支持台3、シリコン4を所望の温度に冷却できる。

【0009G】図1に戻り、基板支持台3には加熱用の熱源であるシース・ヒーター3.6も設置されており、このシース・ヒーター3.6によりシリコン基板4を所望の温度に加熱することができる。なお、シース・ヒーター3.6の電源は図示していない。真空槽1の壁面は二重構造になっており、壁面を加熱するための熱源4.1と保温材4.2が備え付けられている。本実施形態では真空槽2の温度は80°Cとした。なお、熱源4.1の電源は図示していない。

【0009H】次に上記の如きに構成された半導体製造装置を用いた層間絶縁膜の形成方法について説明する。

【0009I】まず、真空槽1を大気圧に戻して、所望の素子が形成されたシリコン基板4を基板支持台3に載せる。このとき、真空にした準備室を脱気、ロボット・アームを用いて自動でシリコン基板4を真空槽1内に搬送しても良い。

【0009J】次に排気口2を介して到達真空度まで真空槽1内を排氣する。このときの到達真空度は、 1×10^{-7} Torrより高真空とする。

【0009K】次に配管3.5、配管3.5²間に冷却した空素ガスを流して、シリコン基板4を冷却する。基板支持

台の温度は概ね-10.0~-2.5°Cに設定する。このときのシリコン基板4の温度(基板温度)は-80~-2.5°Cとなる。

【0009L】次に基板温度が所望の温度に安定したのを確認した後、TMSの質量流量計1.7を1~1000 cm³/minに設定し、ストップ・バルブ1.6、1.8を開いてTMSを真空槽1内に導入する。

【0009M】さらに、酸素用質量流量計1.0を1~10,000 cm³/minに設定し、ストップ・バルブ1.6、1.8を開いて酸素ガスを真空槽1内に導入する。このとき、真空槽2の圧力は、排気口2のコンダクタنسを変えることにより、概ね1.0 mTorr~5.0 mTorrにすることができる。その内訳は、TMS分圧2~200 mTorr、酸素分圧2~400 mTorrである。

【0009N】次に酸素流量が安定した後、マイクロ波電力を概ね100~5 kWで印加して、酸素のマイクロ波放電を起こす。マイクロ波放電を起こした時間を成長開始時間として、成長時間を変化させて、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜をシリコン基板4に堆積する。

【0009O】堆積の終了は以下のよう手順で行なう。

【0009P】まず、マイクロ波電力の出力を切り、マイクロ波放電を停止する。この停止の時間を堆積終了時間とした。

【0009Q】次にストップ・バルブ2.8、1.8を開じて、TMSの供給を停止し、しかる後にストップ・バルブ2.9を開じて、酸素ガスの供給を停止する。

【0009R】次に配管3.5、配管3.5²間に流している冷却用空素ガスの供給を先に示した手順で停止し、同時に室温の空素ガスを流した。

【0009S】このとき、空素用質量流量計3.2を1~100 cm³/minに設定し、ストップ・バルブ3.1、3.3を開いて、空素ガスを配管3.4から真空槽1内に導入し、真空槽1内をほぼ大気圧に近い圧力にしてシリコン基板4を室温に戻した。

【0009T】最後に、真空槽1内を大気圧に戻してシリコン基板4を取り出し、必要に応じて次のシリコン基板を基板支持台3に支持する。これで層間絶縁膜の1回の形成工程が終了する。

【0009U】本実施形態では、炭素の含有率がシリコンの含有率よりも大きくなる成膜条件で、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜を形成している。

【0009V】これは、シリコン、酸素、炭素および水素の化合物からなる層間絶縁膜において、炭素の含有率がシリコンの含有率よりも大きくなると、室温で粘性を有するようになり、良善被覆性が改善されることが分かった。

【01109】また、このような粘性を有するシリコン酸素、炭素および水素の化合物からなる絶縁膜は、誘電率および吸湿性も低くなることが分かった。

【01110】したがって、本実施形態によれば、高誘電率性、低誘電率かつ低吸湿性の層間絶縁膜および保護絶縁膜を実現できるようになる。

【01111】(第2の実施形態) 図3は、本発明の第2の実施形態に係る半導体装置の製造方法を示す工程断面図である。これは本発明を層間絶縁膜に適用した例である。

【01112】図3(a)は、層間絶縁膜を形成する前の工程断面略図を示している。すなわち、図3(a)は、素子分離し、素子を形成したシリコン基板201上に、シリコン酸化膜202を形成した後、電気的接続を有する構成のシリコン酸化膜202とに選択的に接続孔を開孔し、次いで配線203となるAl-1%Si-O_x膜(以下、Al₁合金膜と略記する)を堆積し、このAl₁合金膜を所望の配線パターンに加工した段階の工程を示している。

【01113】この後、シリコン基板201を第1の実施形態で使用した半導体製造装置の真空槽1内の基板支持台3に載置し、第1の実施形態に示した手順に従って、図3(b)に示すように、基板全面に層間絶縁膜204を形成する。

【01114】具体的には、例えば、TMS流量2.0 cm³/min、酸素流量2.00 cm³/min、堆積圧力6.0×10⁻⁴ Torr、マイクロ波電力200Wにて、基板温度300°C、堆積時間2分の成膜条件で、層間絶縁膜204を形成する。この成膜条件では、層間絶縁膜204の堆積速度は、約0.5 μm/minであった。

【01115】この試料を走査形電子顕微鏡(SEM)で観察すると、図3(b)に示すように、層間絶縁膜204は、配線203間にトレンチ溝の底からまるで液体が深いコップに溢まるような形状で堆積し、配線203間に黒(ボイド)はみられない。

【01116】本発明者等は、上記方法に従って絶縁膜を表面が平坦なシリコン基板に形成し、それをフーリエ変換赤外分光計を用い透過法で分析した。

【01117】その結果、見える吸収ピークは、S-I-O-S-Iのロッキング・ピーク、S-I-C-H₃の吸収ピークであった。また、S-I-O-S-Iピークに対するS-I-C-H₃のピークの比が1.0~5.0%であった。

【01118】ともに検出感度の問題があるので、このままで含有率を直接出すことができないが、化学的湿式法で全ての絶縁膜を溶かして、原子吸光法等で評価すると、CとSiとの組成比は概ね1:1から0.1:1程度であり、いずれの場合もCの方が含有率としては多かった。

【01119】なお、いずれの場合も真空槽1の到達真空度が低い場合には、H₂Oのピークがみられた。このた

め、真空槽1の到達真空度は、なるべく高真空にしたほうが良い。

【01120】また、上記絶縁膜、層間絶縁膜204は、絶縁膜というよりは、粘性(粘度)の高い絶縁油という方が適切で、その粘度を測定すると100~30000 D_{sc}であり、また、誘電率は1.8~3.2程度の値であった。

【01121】また、上記絶縁膜、層間絶縁膜204の吸湿性を評価したところ、大気放置2日間でもほとんど水分を吸収しなかった。

【01122】さらに、上記絶縁膜、層間絶縁膜204の熱的安定性を検討するのに、真空勢圧で650°Cまで加熱しながら質量分析器で放出ガスを評価したところ、300°CでH₂Oが少し検出され、その後300~650°Cまでの、Hの関するピークは検出されたものの、H₂Oのピークは検出されなかった。

【01123】また、シリコン基板上にシリコン酸化膜を0.5 μm形成し、次いで通常のマグネットロン・スパッタリングでAl₁合金膜を0.5 μm形成した後、通常の光露光法と反応性イオン・スパッタリングでAl₁配線を形成し、その基板全面に本実施形態の方法に従って厚さ2 μmの絶縁膜を形成した試料(試料A)と、基板全面に通常のプラズマCVDで厚さ2 μmのシリコン酸化膜を形成した試料(試料B)とを電気的信頼性試験にかけたところ、試料Aの方が圧倒的に信頼性が高かった。

【01124】本実施形態の層間絶縁膜204は、粘度を持つため従来の通常のシリコン酸化膜と比較して柔らかい。また、シリコン酸化膜204の電気的信頼性が従来のシリコン酸化膜のそれよりも高いのは、シリコン酸化膜204は柔らかいため従来のシリコン酸化膜が持つ应力を持たないため、サーマル・ストレスに起因する不良がなかったためと考えられる。

【01125】(第3の実施形態) 図4は、本発明の第3の実施形態で使用する半導体製造装置の概略構成を示す模式図である。

【01126】図中、301は真空槽を示しており、この真空槽301は排気口302を介して高真空に排気でき、その到達真空度は2×10⁻⁴ Torr以上である。排気装置は簡単のため省略していない。

【01127】真空槽301内には、基板を支持するための基板支持台303が設置されており、この基板支持台303上にはシリコン基板304が設置されている。

【01128】真空槽301には各種ガスを供給するための配管305、有機シラン、例えば、TMSを流すための配管315、および酸素ガスを流すための配管330がそれぞれ真空槽301に接続されている。配管305はステンレス製のものである。

【01129】酸素を供給する配管305(酸素のため酸素供給源は図示せず)は、ストップ・バルブ306、質

電流計3.07、ストップ・バルブ3.08、アタッチメント3.09を介してA12-03管3.11に接続されており、A12-03管3.11はアタッチメント3.12を介してステンレス配管3.13に接続されており、ステンレス配管3.13は真空槽3.01に接続されている。

【0130】さらに、A12-03管3.11の途中にはマイクロ波放電用のキャビティ3.10が設置されている（簡単のためマイクロ波電源およびマイクロ波供給系は図示せず）。

【0131】ステンレス配管3.13は、真空槽3.01内に基板支持台3.03に對向して設置されたシャワー・ヘッド3.14に接続されている。ステンレス配管3.13から供給された酸素はシャワー・ヘッド3.14を介して基板上の領域に供給され、途中T-M-Sと反応しながら基板に到達する。シャワー・ヘッド3.14は、-70~-1.0°Cの範囲の所望の温度に加熱・冷却できるようになっている（簡単のためその熱源および制御装置は図示せず）。

【0132】T-M-Sを供給するための配管3.15（簡単のためT-M-S供給道は図示せず）は、ストップ・バルブ3.16、質量流量計3.17、ストップ・バルブ3.18、ステンレス配管3.19を介して真空槽3.01に接続されている。

【0133】なお、流量調整を行なえるなら、質量流量計3.17の代わりに、ニードル・バルブを使用しても良い。

【0134】ステンレス配管3.19は、真空槽3.01内でシャワー・ヘッド3.14に接続されている。このため、酸素、T-M-Sを供給すると、これら二つのガスはシャワー・ヘッド3.14で混合され、一部は反応してそれらの混合ガスが基板に供給される。

【0135】なお、シャワー・ヘッド3.14を用いることは本発明では本質ではなく、有機シランと活性化された酸素ガスとを基板表面近傍まで別々に輸送して基板表面近傍で混合しても同様の効果があった。

【0136】配管3.30を介して送る空素ガス（簡単のため空素ガス供給道は図示せず）は、基板3.04の出し入れのために真空槽3.01内を大気圧に戻したり、冷却された基板の温度を室温まで戻すのに要する時間の短縮を目的として真空槽3.01内の圧力を調整するために用す。また、この空素ガスは、絶縁膜の堆積時に圧力調整のために流しても良い。

【0137】配管3.30は、ストップ・バルブ3.31、質量流量計3.32、ストップ・バルブ3.33、配管3.34を介して真空槽3.01に接続されている。

【0138】ステンレス製の基板支持台3.03の内部には、钢管3.35（钢管に流すガスの供給側を3.35とし、出口側を3.35' と記述する）が埋込まれており、钢管3.35は、冷却された空素および室温の空素ガスの供給装置に接続されている。

【0139】基板支持台3.03には加热用の熱源であるシーズ・ヒーター3.36が設置されており（簡単のため電源は図示せず）、このシーズ・ヒーター3.36で基板3.04を所望の温度に加热することができる。

【0140】真空槽3.01の壁面は二重構造になっており、壁面を加热するための熱通3.41と保溫材3.42が備え付けられている（簡単のため電源は図示せず）。本実施形態では真空槽3.01の壁温は80°Cにした。

【0141】以下、実際の操作にのっとって本実施形態の絶縁膜の形成方法を説明する。

【0142】まず、真空槽3.01を大気圧に戻して、基板3.04を基板支持台3.03に載せる。なお、真空槽3.01の脇にゲート・バルブを介して真空にした予備室を設け、ロボット・アームを用いて自動で基板を搬送しても良い。

【0143】排気口3.02を介して到達真空度まで真空槽3.01内を排氣する。このときの到達真空度は、1×1.0~7Torrより高真空とする。

【0144】次に钢管3.35から钢管3.35' に冷却した空素ガスを流し基板3.04を冷却する。基板支持台3.03の温度は概ね-1.0°C~-2.5°Cに設定し、このとき基板温度は-8.0~-2.5°Cとなる。

【0145】基板温度が所望の温度に安定したのを確認した後、T-M-Sの流量を判断する質量流量計3.17を概ね1~10.0cm³/m³に設定し、ストップ・バルブ3.16、3.18を開いてT-M-Sを真空槽3.01内に導入する。

【0146】さらに、酸素用の質量流量計3.01を1~100.0cm³/m³に設定し、ストップ・バルブ3.05、3.06を間に置いて酸素ガスを真空槽3.01内に導入する。

【0147】このとき、真空槽3.01内の圧力は、排気口3.02のコンダクタンスを変えることにより、概ね1.0mTorr~5.0mTorrにすることができる。その内訳は、T-M-S分圧2mTorr~20mTorr、酸素分圧2mTorr~400mTorrである。

【0148】酸素流量が安定した後、マイクロ波電力を概ね1.00Watt~5.0Watt印加し、酸素のマイクロ波放電をたてる。マイクロ波放電を起こした時間は、成膜開始時間として、成膜時間を見直させてシリコン化膜をシリコン基板3.04に堆積した。

【0149】なお、本実施形態では、直接活性化された酸素ガスを真空槽3.01に導入した場合について記述しているが、通常、酸素ガスの質量流量計およびマイクロ波の共振は、オンにしてもすぐには安定しないので、安定化するまでの間バイパスに流しておいて、安定化した後で真空槽3.01内に導入したほうが絶縁膜の品質の観点からは良かった。

【0150】成膜の終了は次のような手順で行なった。

【0151】まず、マイクロ波電力の出力を切り、マイ

クロ波放電を停止する。この停止の時間を試験終了時間とした。

【D152】次にストップ・バルブ328、318を開にして、TMSの供給を停止し、かかる後にストップ・バルブ308を開にして酸素ガスの供給を停止する。

【D153】次に钢管335から钢管335'に流している冷却用空素ガスの供給を先に示した手順で停止し、同時に室温の空素ガスを流した。

【D154】このとき、空素用の質量流量計332を1~10.1/m³/minに設定し、ストップ・バルブ331、333を開にして空素ガスを钢管334から真空槽301内に導入し、真空槽301内をほぼ大気圧に近い圧力にして基板温度を室温に戻す。

【D155】最後に、真空槽301内を大気圧に戻して基板304を取り出し、必要に応じて次の基板を基板支持台に設置する。これでシリコン酸化膜堆積の1回の作業が終了する。

【D156】本実施形態の方法に従って、図5に示すように、記録が形成された基板(試料)上に層間絶縁膜を形成した。

【D157】試料は次のようにして作成した。まず、素子(不図示)が形成されたシリコン基板401上に熱酸化シリコン酸化膜402を約1.0μm形成し、その上に上記素子と接続するA1合金配線403となるA1-1%Si-0.5%Cu膜(以後、A1合金膜と呼ぶ)を被れ0.4~0.9μm堆積する。次にA1合金膜を通常の光露光法と反応性イオンエッチング(RIE)で加工し、A1合金配線403を形成した(図5(a))。A1合金配線403は熱酸化シリコン酸化膜402に形成された接触孔(コンタクトホール)を介して上記素子に接続している。

【D158】この基板401を先に示した真空槽301内の基板支持台303に設置し、先に示した手順に従って絶縁膜405を形成する(図5(b))。

【D159】成膜条件は、例えば、TMS流量20cm³/min、酸素流量2.00cm³/min、堆積圧力0.2Torr、マイクロ波電力200Watt、基板温度30°C、堆積時間2分である。

【D160】このとき、薄404での絶縁膜405の堆積速度は、概ね0.1~0.2μm/minであった。この試料を走査形電子顕微鏡(SEM)で観察すると、図5(b)に示すようにまるで氷が深いコップの底から溶まるような形状で、絶縁膜405は薄404の底がら堆積し、配線403間に形成された絶縁膜405には見られなかった。

【D161】次に通常のテトラ・エトオキシ・シリコン(TEOS)と酸素を用いて、平行平板形のプラズマCVD装置でS102膜406を被れ0.5~1.0μm堆積した(図5(c))。

【D162】次にS102膜406にA1合金配線403

に対する接続孔(ウェアホール)を開孔した後、2層目のA1合金配線を形成する。以下、同様の工程を繰り返して必要な数だけ配線を多層化する。絶縁膜405は粘度を有するので、以後の工程のためにはA1合金配線上には厚く存在しないほうが良い。

【D163】本実施形態の特徴は、図5(b)に示すように、A1合金配線403上に堆積した絶縁膜405の膜厚aと薄404内に堆積した絶縁膜405の膜厚bとが異なることである。すなわち、薄404内に堆積する絶縁膜405の厚みaの方がA1合金配線403上に堆積した絶縁膜405の膜厚bよりも厚い。

【D164】図6(c)、膜厚aと膜厚bとの関係を示す。図に示すように、薄404が完全に埋まるまでの間は、膜厚bのほうが膜厚aよりも十分に大きい。このため、図中、xで示される位置で絶縁膜405の堆積を停止すると、薄404内にはまだ絶縁膜405で埋め込まれるが、A1合金配線403上にはほとんど絶縁膜405は堆積しないという状況が実現する。

【D165】図5には、A1合金配線403の上面にも絶縁膜405が薄く形成される様子が示されているが、配線面の熱酸化シリコン酸化膜402上のみに形成され、A1合金配線403の上面には全く形成されないよう(しても良い)。

【D166】本実施形態の絶縁膜405は比誘電率が通常のシリコン酸化膜のそれよりも低いので、距離間だけに絶縁膜405を使用するだけでも横方向の配線間容量の低減につながる。

【D167】また、この絶縁膜405は、粘度を持つため、シリコン酸化膜と比較して柔らかい。これはこの絶縁膜405の長所でもあり短所でもある。電気的信頼性が伸びたのは、通常のシリコン酸化膜が持つ強度をこの絶縁膜405は柔らかいため持たず、強度に弱因する不良がなかったためと考えられる。

【D168】一方、柔らかいとその後の工程で不都合が生じる。例えば、1層目のA1合金配線層の全面に絶縁膜405を形成し、その上に2層目のA1合金配線となるA1合金膜を通常のマグネットロン・スパッタリング法で堆積したところ、スパッタリング時の熱で絶縁膜405は焼けたけになり、A1合金膜も均一に堆積できず、その後の工程を難航することができなかつた。

【D169】それに対して、本実施形態によれば、柔らかい絶縁膜405はA1合金配線間に主に存在し、A1合金配線上には通常のプラズマCVD法によるS102膜406が接続することになる。実際に、柔らかい絶縁膜405がA1合金配線層上にもあるはずであるが、本実施形態の場合、走査形電子顕微鏡(SEM)観察では見られなかった。さらに、絶縁膜405の表面は通常のプラズマCVD法によるS102膜であるため、次の工程に特に不都合が生じることもなかつた。

【D170】なお、本実施形態では、TMSと酸素の組

み合わせの場合を示したが、有機シランとしてTMS以外に、例えば、テトラエチルシラン($S_1 \cdot (C_2 H_5)_4$)、テトラメトキシシラン($S_1 \cdot (OCH_3)_4$)、テトラエトキシシラン($S_1 \cdot (O.C_2 H_5)_4$)、ヘキサメチルジシロキサン($S_1 \cdot O(C_2 H_5)_6$)、テトライソプロポキシシラン($S_1 \cdot (I-C_3 H_7)_4$)などのアルコキシシランを用いても同様の効果があつた。また、キシレン、フェニルトリメチルシラン、ジフェニルトリメチルシランを用いても効果が同様にあつた。

【017.1】さらに、少なくとも酸素元素を構成原子として含む化合物としてO₂以外に、例えば、O₃、CO₂、NO₂、N₂O、NO₂、H₂O、H₂O₂などを用いても同様な効果があつた。

【017.2】(第4の実施形態) 図7は、本発明の第4の実施形態に係る半導体装置の製造方法を示す工程断面図である。

【017.3】まず、図7(a)に示すように、シリコン基板501上に厚さ1μmの熱酸化シリコン酸化膜502を形成し、次いでA1合金配線503となる厚さ0.9μmのA1合金膜を通常のスパッタリング法で堆積し、このA1合金膜を通常の光露光法と反応性オゾンエッチングとを用いてバーニングし、A1合金配線503を形成する。

【017.4】なお、図中、504は配線間の溝を示している。また、A1合金配線503は熱酸化シリコン酸化膜502に形成された接続孔(不図示)を介してシリコン基板501に形成された素子(不図示)に接続している。

【017.5】次にシリコン基板501に第3の実施形態に示した手順に従って、図7(b)に示すように、絶縁膜505を形成する。ただし、試験条件は、TMS流量2.0cm³/min、酸素流量1.0Dl/min、圧力0.2Torr、マイクロ波電力5.00Watt、基板温度R:T、(室温)である。この試験条件は、一条件を示したもので、この条件に限られるものではない。

【017.6】このように相対的に酸素ラジカルの発生しやすい状況にすると、図7(b)に示すように、コンフオーマルな形状が実現しやすくなり、酸素ラジカルの発生しやすい状況とは、TMS流量が同一であれば酸素流量の大きい領域、あるいはマイクロ波電力の大きい領域、なるべく前記範囲(室温)内で基板温度の高い領域である。

【017.7】走査形電子顕微鏡(SEM)で観察した結果、同図(b)に示すように、絶縁膜505の膜厚は、溝504の底と配線503上とで概ね同じであった。

【017.8】本実施形態の特徴は、溝504の底とA1合金配線503上には同一の膜厚の絶縁膜505が形成されていることが本質ではなく、A1合金配線503上にもある程度の膜厚(0.1~0.5μm)の絶縁膜

505が形成されていることが本質である。なお、横方向の配線間容量を下げる目的では、A1合金配線間を絶縁的に绝缘膜505で埋込んだほうが良い。

【017.9】次に真空槽から取り出した後、図7(c)に示すように、通常のプラズマCVVD法により全面に厚さ約0.5~1.0μmのS1O2膜506を形成する。なお、溝504の埋込み形状を改良するために、一部有機シランとO₃とを用いて絶縁膜を削れば0.2~0.5μm堆積した後、プラズマCVVD法でS1O2膜506を形成しても良い。

【018.0】この後、通常の方法に従って、上層A1配線を形成する。すなわち、所望の位置にA1合金配線503に対するコンタクトホールを開孔した後、上層A1合金配線となる厚さ0.4~1.0μmのA1合金膜を形成し、これを通常の光露光法と反応性オゾンエッチングとを用いてバーニングして、上層A1合金配線を形成する。

【018.1】最後に、プラズマCVVD法により厚さ0.5~1.0μmのS1O2膜を形成した後、パッドを形成する。

【018.2】このよろしく得られた半導体装置(試料)を種々的信頼性試験にかけた。その結果、ストレッスマイグレーションによる不良率は、従来のものに比較して、約2倍以上小さくなることを確認した。

【018.3】これは、A1合金配線503に接触する絶縁膜505は粘度を持つ絶縁膜であるため、その後のプラズマCVVD法で形成したS1O2膜506が通常の熱ストレスを持たないでもA1合金配線503にかかる熱应力が緩和されたためと考えられる。

【018.4】本実施形態では、A1合金配線503上にも厚れ0.1~0.5μmの膜厚の絶縁膜505を形成したことこれが特徴である。すなわち、A1合金配線503の上面および側面は本実施形態の柔らかい絶縁膜505で包みこまれている。

【018.5】このような構造を取ることにより、絶縁膜505上にプラズマCVVD法で形成したS1O2膜506の熱应力を緩和することができ、ストレッスマイグレーションの発生を抑制することができると考えられる。

【018.6】また、層間絶縁膜を全て絶縁膜505にしてしまわないことにも本実施形態の特徴である。垂直ストレッスマイグレーションのみならず、エレクトロ・マイグレーションの発生もA1合金配線の電気的信頼性を低下させる大きな要因になる。

【018.7】この結果として、A1合金配線の上下に丁寧な隔壁を設ける方式が採用されている。この構造では、大きな垂直ストレッスマイグレーションの発生を抑制することができる。

【018.8】下流側に移動したA1原子は、下流側のA1合金配線にとどめ余剰原子となる。A1合金配線の上

下の面が回してT字壁壁面で覆われているため、A1合金配線の横方向に接続する絶縁膜の弱い箇所に沿って成長する（横ヒロック）。

【0198】この横ヒロックが差しく成長した場合には、底のA1合金配線と接触してしまい、電気的短絡をもたらす。

【0199】もし、柔らかい絶縁膜505でA1合金配線間の横方向の隙間を全て埋めてしまうと、この横ヒロック耐性は弱くなる。しかし、本実施形態のように、A1合金配線に接続する領域にのみ柔らかい絶縁膜505を用い、それ以外のA1合金配線間の隙間は従来のS102膜505を用いると、横ヒロック耐性も劣化しないことを確認した。

【0200】（第2の実施形態）図9は、本発明の第5の実施形態に係る半導体装置の製造方法を示す工程断面図である。

【0201】図9（a）は、本実施形態の製造方法によって得られた半導体装置を表している。図中、701は、素子分離され、素子が形成されたシリコン基板を示している。このシリコン基板701上には、シリコン酸化膜702が形成されている。このシリコン酸化膜702上には、所望パターンの配線7031、7032、7033が形成されている。これら配線7031、7032、7033は、シリコン酸化膜702に形成された図示しない接続孔（コンタクトホール）を介して基板表面に形成された図示しない素子と電気的に接続されている。

【0202】これら配線7031、7032、7033は、本発明の絶縁膜704により覆われている。絶縁層704上には配線703が形成されており、この絶縁層704は、絶縁膜704に形成された接続孔（ヴィアホール）705を介して、配線7032に接続している。配線7031、7032、7033、705の材料は、例えば、アルミニウム-珪素1%～銅0.5%合金属である。

【0203】図8は、本実施形態で使用する半導体製造装置の概略構成を示す模式図である。この半導体装置は接着CVD法により絶縁膜704を形成できるものである。図中、601は真空槽を示しており、この真空槽601は排気口602を介して高真空中に排気でき、その到達真空度は 2×10^{-3} Torr以上である。排気装置は簡単のため図示していない。

【0204】真空槽601内には、基板を支持するための基板支持台603が設置されており、その上にシリコン基板604が設置されている。

【0205】真空槽601には、各種ガスを供給するための配管が接続されている。すなわち、窒素ガス、水素ガス、一酸化炭素ガス、空素ガスなどの各種プロセスガスおよびバージガスを供給する配管605、TMSを流すための配管615、および空素ガスを流すための配管

630がそれぞれ真空槽601に接続されている。配管605は例えばステンレス製のものである。

【0206】各種ガスを供給する配管605（槽車のためガス供給源は図示せず）には、上から順にバルブ6061～6069およびマスフローコントローラ6071～6079が設けられている。

【0207】配管605は、バルブ608、アタッチメント609を介してサファイヤ管611に接続されており、このサファイヤ管611はアタッチメント612を介して真空槽601に接続されている。

【0208】また、配管605は、バルブ6151、6152を介してオゾナイザ613に接続されている。オゾンを用いる際には、バルブ608を閉じ、原料ガスをバルブ6151を介してオゾナイザ613に供給し、オゾンを含有するガスをバルブ6152を介して配管605に供給する。

【0209】オゾナイザ613に供給する原料ガスとしては、酸素ガス、酸素ガスと空素ガスの混合ガス、または酸素ガスと二酸化炭素ガスの混合ガスが好ましい。

【0210】サファイヤ管611の途中にはマイクロ波放電によるプラズマ発生用の放電電極610が設置されている（簡単のため、マイクロ波電源およびマイクロ波供給系は図示されていない）。

【0211】サファイヤ管611の近傍に、管内を通過するガスを動起するための光路614を設置しても良い。動起光としては、例えば通過ガスの電子状態の励起を引き起こすために、紫外線が好ましい。

【0212】TMSを供給するための配管615（簡単のためTMS供給源は図示せず）は、バルブ616、マスフローコントローラ617、バルブ618、ステンレス配管619を介して真空槽601に接続されている。マスフローコントローラ617は、精密な流量調整ができる二ノル・バルブで代用しても良い。

【0213】配管630を介して流す空素ガス（槽車のため空素ガス供給源は図示せず）は、基板604の出し入れのために真空槽601内を一度は一度したり、冷却された基板604の温度を室温まで戻すのに要する時間の短縮を目的として、真空槽601内の圧力を調整するために流す。また、この空素ガスは、絶縁膜の堆積時に圧力調整のために流しても良い。

【0214】また、配管630は、バルブ631、マスフローコントローラ632、バルブ633、配管634を介して真空槽601に接続されている。

【0215】ステンレス製の基板支持台603の内部には、基板冷却用の钢管635、635'（钢管に流すガスの供給側を635とし、出口側を635'）と記述する）が埋込まれており、钢管635'は、子め液体窒素などの冷媒中を通過させて冷却された空素ガスおよび室温の空素ガスの供給装置に接続されている（簡単のため、空素ガスの冷却装置および供給装置は図示せず）。

【0207】基板支持台603には加熱用の熱源であるシーズ・ヒーター636が設けられており(簡単のため電源は図示せず)、このシーズ・ヒーター636により基板604を所望の温度に加熱することができる。

【0208】真空槽601の壁面は二重構造になっており、壁面を加熱し、真空槽601内のガス温度分布を均一に保つための熱源641と保温材642が備え付けられている(簡単のため電源は図示せず)。

【0209】真空槽601の内部には、絶縁膜表面近傍の粘度を高くする工程に用いるための光源655およびマイクロ波発生用電極656が設置されている。光源655として、波長2.5~3.0μmの赤外線源、波長1.4~3.08nmの紫外線源、基板の高速昇温用の光源のいずれも、効果があった。これらの光源655およびマイクロ波発生用電極656は、単独で用いても良いし、複数の光源やマイクロ波発生用電極を組み合わせて用いても良い。

【0210】以下、図8、図9を用いて、実際の操作について本発明の絶縁膜の形成方法を説明する。

【0211】まず、真空槽601を大気圧に戻して、基板604を基板支持台603上に載置する。この際、真空槽601の脇にゲート・バルブを介して真空にした予備室を設け、ロボット・アームを用いて自動で基板を搬送しても良い。また、基板604は、例えば図9(a)に示される配線7031~7033が形成された基板である。

【0212】次に排気口602を介して到達真空度まで真空槽601内を排氣する。このときの到達真空度は、 1×10^{-7} Torrより高真空とする。

【0213】次に銅管635から銅管635'に冷却した窒素ガスを流し、基板604を冷却する。基板支持台603の温度は概ね-100~-25°Cに設定し、このとき基板温度は-80~-25°Cとなる。

【0214】基板温度が所望の温度に安定したのを確認した後、TMS用のマスクフローコントローラ617を概ね1~1.00cm³/minに設定し、バルブ615、618を開いてTMSを真空槽601内に導入する。

【0215】さらに、酸素(O₂)用の質量流量計607.7を1~1.000cm³/minに設定し、バルブ606、608を開いて、窒素ガスを真空槽601内に導入する。

【0216】このとき、真空槽601内の圧力は、排気口602のコンダクタنسを変えることにより、概ね10mTorrより500mTorrにすることができる。その内訳は、TMS分圧2~200Torr、酸素分圧2~400Torrである。

【0217】次に酸素流量が安定した後、放電電極610にマイクロ波電力を概ね1.00~500W印加し、酸素のマイクロ波放電を発生させ、図9(b)に示すように、酸素プラズマとTMSとの反応生成物からなる絶

縁膜704を配線7031~7033を被うようシリコン基板704上に形成させる。

【0218】堆積の終了は次のようないくつかの手順で行った。
【0219】まず、マイクロ波電力の出力を切り、マイクロ波放電を停止する。

【0220】次にバルブ616、618を開いてTMSの供給を停止した後、バルブ6067、608を閉じて酸素ガスの供給を停止する。

【0221】次に銅管635から銅管635'に流している冷却用窒素ガスの供給を停止し、その代わりに空気の窒素ガスを流す。

【0222】このとき、窒素用の質量流量計632を1~1.01/cm³/minに設定し、バルブ631、633を開いて窒素ガスを配管634から真空槽601内に導入し、真空槽601内をほぼ大気圧に近い圧力にして基板温度を室温に戻す。

【0223】最後に、真空槽601内を大気圧に戻して基板604を取り出し、必要に応じて次の基板を基板支持台603に設置する。これで1回の絶縁膜の成膜工程が終了する。

【0224】上記絶縁膜704の成膜において、典型的な具体的なプロセス条件は、例えば、TMS流量2.0cm³/min、酸素ガス流量2.000cm³/min、堆積時の基板温度-2Torr、マイクロ波放電出力2.00W、基板温度-30°Cであり、このとき、絶縁膜3.0μm堆積速度は約0.5μm/minである。

【0225】ここでばく放電時間を30分とし、厚さ3μmの絶縁膜704を形成した。この絶縁膜704の粘度は10000cpsであり、ビンセットが容易に突き刺さるほど柔らかかった。

【0226】次に図9(c)に示すように、配線7032に対するライアホール705を絶縁膜704に開孔した後、例えば、以下に説明する方法に従って絶縁膜704の表面近傍部分のみの粘度を選択的に高くする。

【0227】まず、基板704を再び図8に示す装置の真空層601内に設置する。

【0228】次に、例えば、マスクフローコントローラ607.6により水素ガス流量を1.50cm³/minに設定し、バルブ6066を開け、放電電極610に200Wの高周波を印加して、サファイヤ管611を介して水素プラズマを真空槽601内に導入するとともに、基板704をヒーター636によって例えば300°Cに加热する。このようにして、基板704を水素プラズマ表面気に例えれば10分間曝する。なお、真空槽601内の圧力は例えば1Torrとする。

【0229】次に基板704を冷却するため銅管635から銅管635'に窒素ガスを流すとともに、上記と同様の操作により配管634から窒素ガスを真空槽601内に導入する。基板温度が室温付近に到達後、基板704を真空槽601内から取り出す。

【0230】表面近傍部分の粘度を高くする処理を行なった絶縁膜7-04は、粘度が10000cP以上となり、ピンセットが容易には突き刺さらないほど固い状態になった。

【0231】最後に、図9(d)に示すように、ヴィアホール7-05の底面の配線7-03を適当な清浄化処理で洗浄した後、絶縁膜7-04上に配線7-05となる金属層をマグネットロン・スパッタリング法で形成し、上記金属層を光吸光法と反応性イオニシエッティング法を用いて加工して、配線7-03に電気的に接続する配線7-05を形成する。

【0232】以上述べた本実施形態の方法により形成された半導体装置、および絶縁膜7-04の表面近傍分の粘度増加処理を行なっていない、従来の技術により形成された半導体装置の断面を走査型電子顕微鏡(SEM)により調べた。

【0233】その結果、本実施形態の半導体装置は、図9(d)に示されるように、絶縁膜7-04の形状は、上面表面およびヴィアホール7-05の側面を含め良好であった。また、絶縁膜7-04の表面から概ね0.1μmおよびヴィアホール7-05の側面から概ね0.5μmの位置に、粘性(粘度)の変化による急峻な界面が観測された。配線層の薄い配線段差は容易なくぼまで絶縁膜7-04で埋め込まれていた。

【0234】これに対して、従来の技術により形成された半導体装置では、配線層の薄い配線段差は深まで絶縁膜7-04で埋め込まれているもの。絶縁膜7-04の表面およびヴィアホール7-05の側壁は、表面粘性の向上処理がなされていないため、表面に微小な凹凸が見られた。また、絶縁膜自体の低い粘性のため、ヴィアホール7-05の形状が変化していた。

【0235】また、本実施形態の半導体装置と従来の半導体装置とについて、電気特性試験を行なったところ、本実施形態の半導体装置の耐候寿命は従来の半導体装置のそれに対する概ね10%のびていた。

【0236】このような差が現れた理由としては、従来の半導体装置における劣化の原因である、例えば、マグネットロン・スパッタリング法等のスパッタリング法で用いられるプラズマが引き起こす絶縁膜7-04の表面の凹凸や、絶縁膜7-04の構成分子の化学結合の切断などによるリーク電流や、ヴィアホール7-05の変形による配線コンタクト不良などが、本実施形態の場合、絶縁膜7-04の表面近傍部分の粘度増加処理によって、抑制されたものと考えられる。このような絶縁膜の形状改善による配線の信頼性向上の効果は、半導体素子の微細化とともに、ますます顕著になると予測される。

【0237】一方、従来技術による絶縁膜と、本実施形態の方法に従って形成された絶縁膜との観察を比較するため、これらの絶縁膜を表面が平坦なシリコン基板上に形成した。

【0238】すなわち、一方は公知の絶縁CVD法により形成した絶縁膜(粘度10000cP未満)、もう一方は同様に絶縁CVD法により形成した絶縁膜に、上述した粘度増加処理を長時間施し、膜の大半の粘度を高めた絶縁膜(粘度10000cP以上)である。

【0239】これらの絶縁膜に対して、透過型電子顕微鏡分析、化学的退式法と原子吸光分析や質量分析などを組み合わせた原子組成比分析、および吸水性試験を行なったところ、検出精度の範囲内で、これらの絶縁膜は同様の膜質であった。

【0240】赤外分光分析で検出された主な吸収ピークは、S+O-S伸縮振動ピークおよびS-C-H₃伸縮振動ピークであった。S+O-Sピークに対するS-C-H₃ピークの強度比は、いずれの絶縁膜も1.0~5.0%であった。いずれの絶縁膜も真空槽20.1の到達真空度が低い場合にはH₂O吸収ピークがみられた。このため、真空槽20.1の到達真空度はなるべく高真空にしたほうが良い。化学的退式法でシリコン基板上のすべての絶縁膜を溶かして、原子吸光法および質量分析計等で評価すると、OとSiとの組成比は1.0~1.4から2.0~2.1程度であり、いずれの絶縁膜もSiの方が含有量としては多かった。

【0241】吸水性を評価すると、いずれの絶縁膜も、大気放電2日間でほとんど水分を吸収しなかった。熱的安定性を検討するため、真空蒸圧まで65.0℃まで加熱しながら質量分析器で放出ガスを評価すると、30.0℃でH₂Oがわずかに検出され、その後3.00~6.00℃までO₂、Hの間をとするピークは検出されたものの、H₂Oのピークは検出されなかった。

【0242】これらの結果から、前述CVD法によって形成された絶縁膜について、表面近傍部分のみの粘性を高める工程を行なっても、膜全体の性質はほとんど変化しないことが分かる。

【0243】したがって、従来の絶縁CVD法による絶縁膜が有している、低誘電率および低吸湿性という優れた性質は、表面近傍部分の粘性を高めても劣化しない。むしろ、粘性を高める処理を施すと、膜表面近傍部分の分子間の結合が強化されるので、膜のより一層の低誘電率化および低吸湿性化を図れるようになる。

【0244】絶縁膜の表面近傍部分のみの粘性が高く、絶縁膜の内部の粘性が低いままに保たれているのは、配線層間の絶縁膜(層間絶縁膜)の性質として非常に好ましい。表面近傍部分の粘性が高いことは、絶縁膜に選択的に開孔されるヴィアホール等のスリーホールの位置や形状の安定化に寄与する。また、絶縁膜形成後の例えばマグネットロン・スパッタリング等のスパッタリングによる金属配線層の形成工程において、スパッタリングプラズマによる絶縁膜の損傷が回避され、絶縁膜で隔てられた配線間のリーク電流の発生を防止できる。

【0245】一方、絶縁膜内部の粘性が低いことは、絶

絶縁膜がその下部の記録に応力を与えるおそれがない、吸着性および絶縁膜表面の平坦性が向上し、またストレス・マイグレーションによる配線の断線が防止される。

【0246】以上述べてきたように、蒸着CVD法によって形成された絶縁膜に、表面近傍部分のみの粘性を高める処理を施すことは、低誘電率、低吸湿性かつ良好な段差埋め特性を有し、さらに、変形しにくく、プラスチックによる損傷を受けにくい絶縁膜を得るために、極めて有効な手段である。

【0247】なお、本実施形態は、以下のように種々変形が可能である。

【0248】例えば、蒸着CVD法による絶縁膜704の堆積後、基板701を取り出す前に、絶縁膜704の表面近傍部分のみの粘性を高める処理を行なっても良い。この処理を行なうことにより、絶縁膜704にヴィアホール706を開孔する工程において、絶縁膜704の変形によるヴィアホール706の位置や形状の変化を効果的に防止できるようになる。

【0249】また、蒸着CVD法による絶縁膜704の堆積後、絶縁膜704の表面近傍部分のみの粘性を高める処理は、真空を破らずに連続的に行なうことが好ましい。これは、堆積直後の絶縁膜704が大気に晒されると、粘性の低い膜の表面には微粒子や水分が吸着しやすく、このような微粒子等は、絶縁膜704の膜質や、その上に形成される配線706に対して悪影響を与えるからである。

【0250】また、蒸着CVD法による絶縁膜704の堆積後、絶縁膜704の表面近傍部分のみの粘性を高める処理は、例えば、堆積に伴う絶縁膜704の変形や装置内のダストの吸着を防ぐために、同一の真空槽で行なうことが好ましい。

【0251】また、本実施形態では、まず、TMSと酸素ラジカルとを気相で反応させ、生成物が被処理基板上に凝縮する作用を利用して（蒸着CVD）¹、生成物は、有機シランと酸素ラジカルとの重合反応生成物と考えられる。原料の有機シランモノマーとして、TMS以外の有機シランを用いても良い。例えば、テトラエチルシラン、テトラメトキシシラン、テトラエトキシシラン、ヘキサメチルジシロキサン、テトライソプロポキシシランである。また、有機シランと反応させる酸素セジカル発生源として、酸素ガス以外に、オゾン、CO₂、C₆O₂、NO、N₂O、NO₂、H₂O₂など酸素原子を含むガスを用いても良い。

【0252】また、本実施形態では、蒸着CVD法によって形成された絶縁膜704に対して、表面近傍部分の粘性を高めるため、酸素ラジカル雰囲気を用いた。

【0253】その作用としては、絶縁膜704を構成する分子である、有機シランと酸素ラジカルとの重合生成物（例えば（-S₁（R₁ R₂）-O-）_n : R₁, R₂ は側鎖を表す）に対して、側鎖：S₁-終端：O-隣端など、活性な部分の反応を誘起し、絶縁膜構成分子間、あるいは構成分子内でさらなる重合架橋反応を引き起こし、絶縁膜の構造がより強固になるものと考えられる。

【0254】また、このように架橋反応が強化されることにより、半導体デバイス技術の観点から本絶縁膜に要求されている、絶縁膜の低誘電率化および低吸湿性が促進される。

【0255】このような作用からすれば、絶縁膜704の表面近傍部分の粘性を高める処理として、酸素ラジカル以外を用いることも可能である。

【0256】また、蒸着CVD法によって形成された絶縁膜704に対して、架橋反応を誘起し、表面近傍部分の粘性を高めるために用いる手段として、例えば、酸素ラジカルと同様に、絶縁膜704の表面近傍部分に酸素原子を含む活性種を供給できるものを用いても良い。例えば、酸素原子を有する分子を含むガス雰囲気のプラスチックやオゾンがあげられる。

【0257】ここで、酸素原子を有する分子は、例えば、絶縁膜704中に存在する元素と同じ元素から構成されるもの（例えば、O₂、CO₂）、あるいは絶縁膜704中に存在する元素と絶縁膜704中から脱離やすい元素とから構成されるもの（例えば、NO、N₂O、NO₂、H₂O、H₂O₂）である。

【0258】また、絶縁膜704の表面近傍部分の粘性を高めるため、水素ラジカルを用いても良い。その作用としては、絶縁膜704の構成分子（例えば（-S₁（R₁ R₂）-O-）_n : R₁, R₂ は側鎖を表す）に対して、R₁-S₁, R₂-S₁をそれぞれR₁-H, R₂-H、としてS₁-O-ネットワークから切り離し、S₁-O-ネットワークの反応を誘起し、絶縁膜中の化学結合をより強固にするものと考えられる。

【0259】また、絶縁膜704の表面近傍部分の粘性を高めるために、絶縁膜704内の特定の官能基を振動励起させ、その基の反応を促進させても良い。そのためには、絶縁膜704中に最小に存在し、膜の低い粘性の一因であると思われる、OH結合の励起光が好ましい。

【0260】粘性向上に効果があった光は、OH結合の吸收波長に相当する、概ね2, 5~3, 9 μmの赤外線であった。また、主として測頭R₁, R₂ 中にあると思われるCH結合を励起する、波長3, 3~3, 5 μmの赤外線を用いても、絶縁膜704の粘性を向上させる効果があった。

【0261】また、絶縁膜704の表面近傍部分の粘性を高めるために、紫外線を照射し、絶縁膜構成分子の電子状態を励起しても効果があった。特に、波長14.2~30.8 nmの紫外線による効果が顯著であった。この際、光源としてエキシマランプを用いたが、他の光源でも良い。

【D262】また、絶縁膜7.0.4の表面近傍部分の粘性を高めるために、絶縁膜7.0.4の表面近傍部分のみを加热しても良い。

【D263】例えば、粘性の低い絶縁膜7.0.4が形成された基板をマイクロ波に晒すと、絶縁膜7.0.4の表面近傍部分に微量に存在する水分子などが励起され、表面近傍部分のみが加熱され、絶縁膜7.0.4の構成分子間の架橋反応が促進される。

【D264】この場合の効果として、架橋反応を阻害しない、窒素ガスやアルゴンガスのような不活性ガス等、あるいは減圧等圧団気が良い。あるいは、酸素原子を有する分子を含むガス等圧団気とし、マイクロ波によって発生する、酸素原子を含む活性種を、架橋反応の促進に利用しても良い。

【D265】また、例えば、赤外線ランプ加熱を用いた、高連昇温装置を用いても良い。この場合、昇温速度が低すぎると、絶縁膜7.0.4の表面のみならず内部まで加热されて脱離反応が進んでしまう。絶縁膜7.0.4の下地の配線7.0.31～7.0.33に应力が加わることになつて好ましくない。

【D266】絶縁膜7.0.4の比熱、熱伝導度および脱離反応の温度依存性を考慮すると、毎秒概ね1.0℃以上での昇温速度が必要である。到達温度としては、概ね45.0℃～7.0.0℃が好ましい。昇温速度は、この温度に到達後、配線7.0.31～7.0.33の熱変形を避けるため、速やかに45.0℃以下に下りて温度を保持するのが好ましい。

【D267】以上に述べた、絶縁膜7.0.4の表面近傍部分の粘性を高める様々な処理方法においては、絶縁膜7.0.4の原料、粘度、粘性を高める液、仕上がりの粘性などの必要に応じて、処理温度、気体圧力、気流流量、放電出力、光量、光の波長、処理時間、昇温速度など、種々のプロセス条件を適宜変化させても良い。また、複数の処理方法を組み合わせても良い。

【D268】図8)には、以上に述べた種々な絶縁膜堆積工程における絶縁膜の表面近傍部分の粘性向上工程に適用できる装置の構成例が示されているが、必要に応じて、図8)の装置の一部の構成のみを有するものを使用しても良い。例えば、絶縁膜の表面近傍部分の粘性向上工程に用いる部分と、絶縁膜堆積工程に用いる部分とに区別し、必要な方の部分のみからなる装置を使用しても良い。

【D269】また、本実施形態では、シリコン基板を用いたが、例えば、G.A.S.基板、ZnS基板、S.O.I.基板など他の基板を用いても良い。

【D270】本実施形態では、絶縁膜7.0.4に選択的に焼継孔を開孔する工程を別の装置で行なつたが、絶縁膜堆積、絶縁膜の表面近傍部分の粘性向上、焼継孔など一連の工程を、真空を破らずに連続的に行なう装置で行なつても良い。これら一連の工程を同一の真空槽で行

なつても良い。

【D271】以上に述べた、粘性の低い絶縁膜7.0.4に対して、その表面あるいはヴィアホール7.0.6の側壁近傍の構成分子間の架橋反応を誘起し、表面あるいはヴィアホール7.0.6の側壁近傍のみの粘性を高める方法では、その部分の絶縁膜7.0.4の深部まで粘性が高くなると、絶縁膜7.0.4の内部の配線7.0.31、7.0.33に应力が加わってしまい、好ましくない。

【D272】絶縁膜7.0.4の内部の配線7.0.31、7.0.33に应力が加わらないためには、絶縁膜7.0.4の最大膜厚をt_{max}とし、絶縁膜7.0.4内の粘性の高い領域の、絶縁膜7.0.4の表面あるいは側壁からの最大距離をd_{max}とすると、概ねd_{max}≤0.1t_{max}とするのが好ましい。

【D273】絶縁膜7.0.4内の粘性の高い領域の、絶縁膜7.0.4の表面あるいはヴィアホール7.0.6の側壁からの最大距離d_{max}は、絶縁膜7.0.4の変形およびプラスチックなどによる損傷を防止するために必要な最小値、およびこれら変形および損傷防止の効果が飽和する値を考慮すると、概ね1.0nm≤d_{max}≤1.0.0nmの範囲が好ましい。

【D274】以上に述べた、粘性の低い絶縁膜7.0.4(第1の絶縁膜)に対して、表面近傍部分の粘性の高い構造を実現する手段として、絶縁膜7.0.4の表面近傍部分の粘性を高め代わりに、粘性の高い別の絶縁膜(第2の絶縁膜)を形成しても良い。

【D275】この場合、第2の絶縁膜の膜厚を、上記d_{max}の範囲に限らず、第2の絶縁膜の膜質や半導体装置の設計上の必要に応じて、任意に変化させることができる。第2の絶縁膜の形成は、第1の絶縁膜を形成した後、ヴィアホールを開孔する工程の前に行なうことが好ましい。ヴィアホールを開孔する工程の後に行なうても良いが、この場合、ヴィアホールの底面にも第2の絶縁膜が形成される可能性がある。ヴィアホールの底面に形成される第2の絶縁膜の膜厚が大きいと、ヴィアホールを再び開孔する工程が必要となる。

【D276】第1の絶縁膜より粘性の高い第2の絶縁膜の形成工程には、例えば、本実施形態に挙げた放電CV法で、絶縁膜の粘性が高くなるようなプロセス条件を用いる。

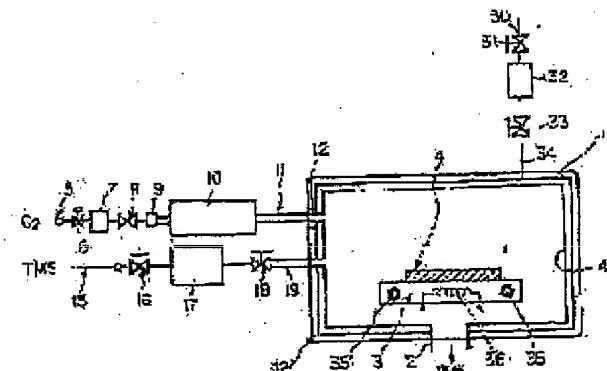
【D277】具体的には、例えば、原料の有機シランガスに対する酸素ガスの流量を小さくするか、または酸素ラジカル発生のための放電出力を高くすることにより、有機シランと酸素ラジカルとの重合反応生成物の重合度を高める。

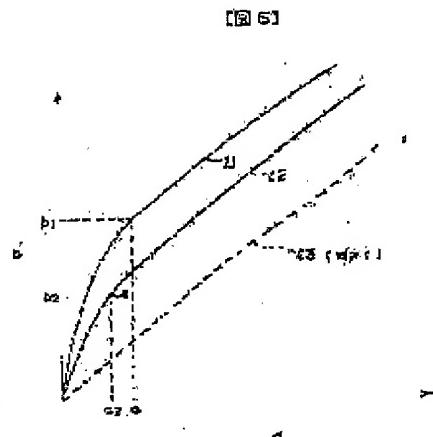
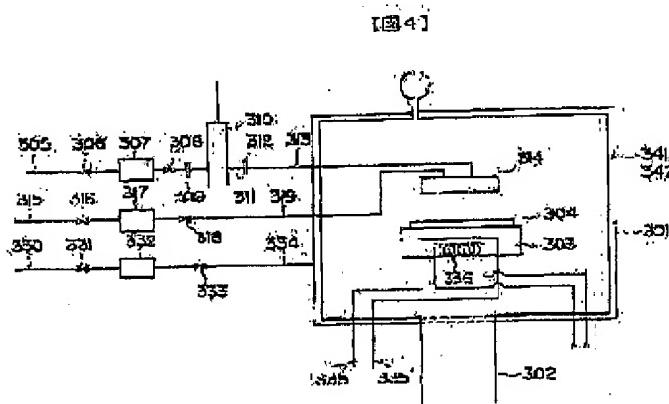
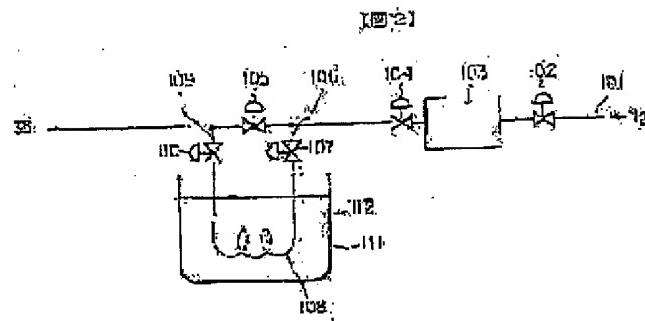
【D278】また、第2の絶縁膜の形成工程として、例えば、テトラエトキシシラン(T.E.O.S)～オレイン法を用いるか、高分子膜形成のために有機物の重合工程を用いても良い。

【D279】第1の絶縁膜を形成した後、第2の絶縁膜

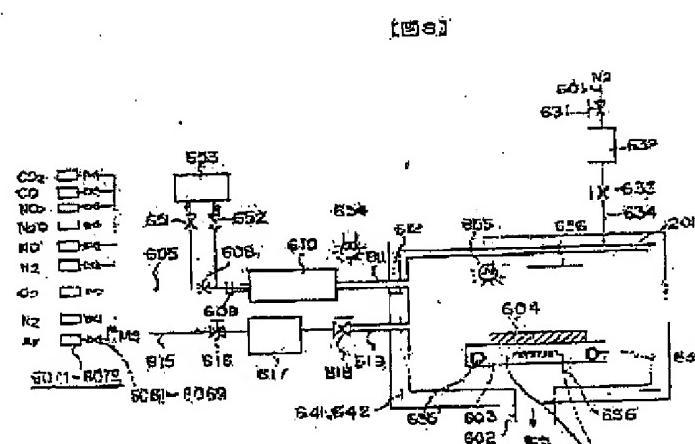
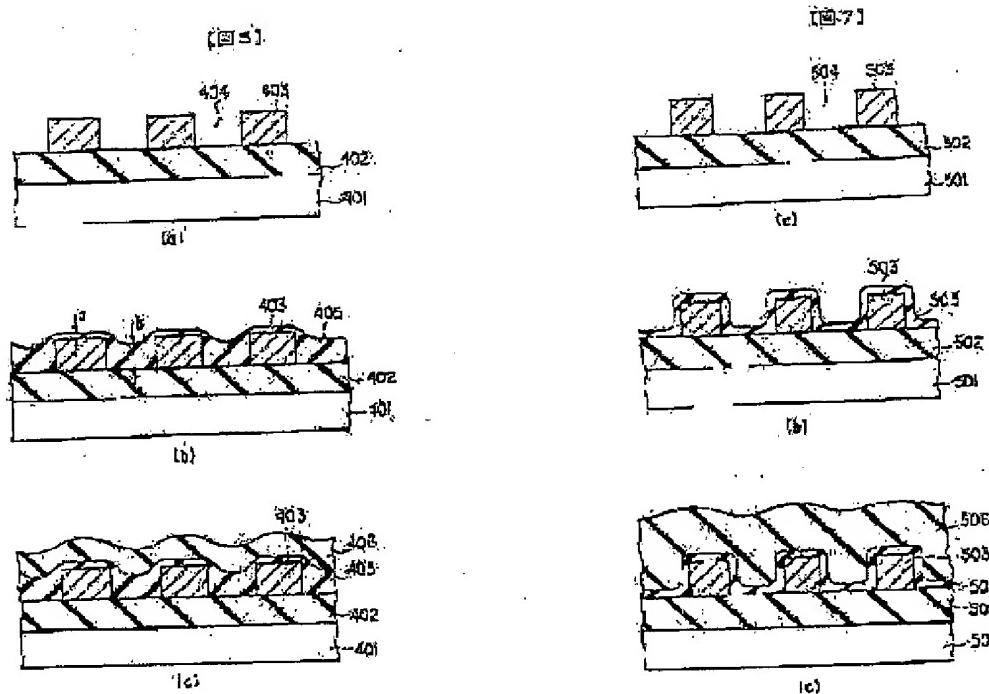
3.02...排気口	6.02...排氣口
3.03...基板支持台	6.03...基板支持台
3.04...シリコン基板	6.04...シリコン基板
3.05, 3.15, 3.00, 3.04...記録	6.05, 6.15, 6.00, 6.04...記錄
3.06, 3.08, 3.16, 3.19, 3.01, 3.09...ス	6.06, 6.08, 6.16, 6.19, 6.01, 6.09...ス
トップ・バルブ	5.2...バルブ
3.07, 3.17, 3.02...測定源直計	6.07, 6.17, 6.02...マスクプローブ
3.08, 3.12...アタッチメント	トローラ
3.10...キャビティ	6.09, 6.18...アタッチメント
3.11...A1,2,03...管	6.10...プラズマ発生用放電電極
3.19...ステンレス記録	6.11...サファイア管
3.05, 3.05'...鋼管	6.12...ステンレス記録
4.01...シリコン基板	6.13, 6.03'...鋼管
4.06...シリコン氧化膜(第1の絶縁膜)	6.16, 6.41...ヒーター
4.03...A1...合金記録	6.42...保護材
4.04...記録間の溝	6.53...オリナライザ
4.05...絶縁膜(第2の絶縁膜)	6.54, 6.55...光路
4.06...S1,02...膜(第3の絶縁膜)	6.56...マイクロ波発生用電極
5.01...シリコン基板	7.01...シリコン基板
5.02...シリコン氧化膜(第1の絶縁膜)	7.02...シリコン氧化膜
5.03...A1...合金記録	7.03.1~7.03.6...記録(第100層電極)
5.04...記録間の溝	7.04...绝缘膜
5.05...绝缘膜(第2の絶縁膜)	7.05...記録(第2の絶縁膜)
5.06...S1,02...膜(第3の絶縁膜)	7.06...接続孔
6.04...真空槽	

図10



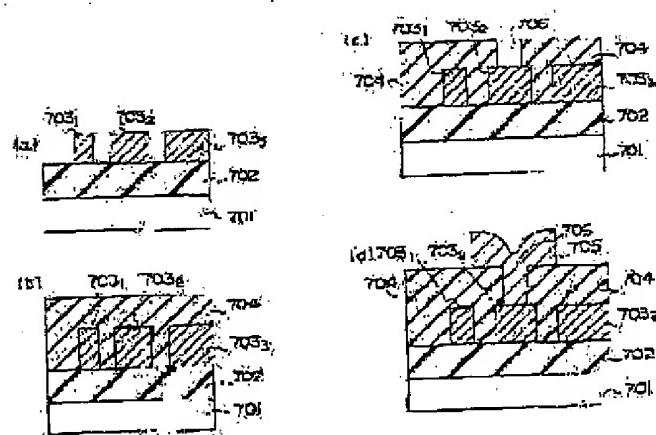


21-19

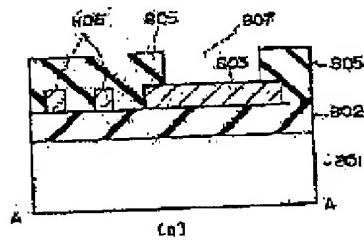


21-20

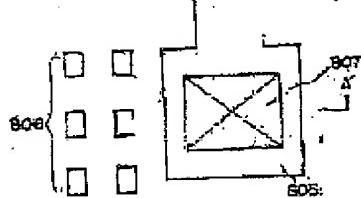
[図9]



[図10]



(a)



(b)